

# 4  
Priority Paper  
8-14-01  
450100-03079

"Express Mail" mailing label number EL742698953US

Date of Deposit March 23, 2001

jc872 U.S. PTO  
09/816272  
03/23/01

I hereby certify that this paper or fee, and a patent application and accompanying papers, are being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR 1.10 on the date indicated above and are addressed to the Assistant Commissioner for Patents, Washington, DC 20231.

Charles Jackson  
(Typed or printed name of person mailing paper or fee)

Charles Jackson  
(Signature of person mailing paper or fee)

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

JC672 U.S.  
09/81627  
03/23/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日

Date of Application:

2000年 3月24日

出願番号

Application Number:

特願2000-088597

願人

Applicant(s):

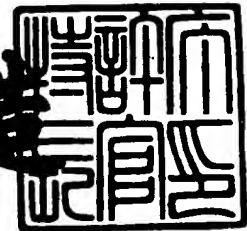
ソニー株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 1月12日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3111360

【書類名】 特許願

【整理番号】 9900899306

【提出日】 平成12年 3月24日

【あて先】 特許庁長官 殿

【国際特許分類】 H03M 13/12

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

    【氏名】 村山 淳

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

    【氏名】 服部 雅之

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

    【氏名】 宮内 俊之

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

    【氏名】 山本 耕平

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

    【氏名】 横川 峰志

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

    【代表者】 出井 伸之

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、復号装置、復号方法及び復号プログラムが記録された記録媒体

【特許請求の範囲】

【請求項 1】 入力されたデータに対して縦列連接符号化変調を行う符号化装置であって、

入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化手段と、

上記第 1 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換手段と、

上記第 1 の置換手段よりも後段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う少なくとも 1 つ以上の第 2 の符号化手段と、

上記少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに縦列に接続し、前段の第 2 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 2 の置換手段と、

最終段の第 2 の置換手段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化手段と、

上記第 3 の符号化手段により符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備えることを特徴とする符号化装置。

【請求項 2】 上記第 1 の符号化手段、上記第 2 の符号化手段及び上記第 3 の符号化手段は、それぞれ、入力されたデータに対して畳み込み演算を行うことを特徴とする請求項 1 記載の符号化装置。

【請求項 3】 少なくとも上記第 2 の符号化手段及び上記第 3 の符号化手段は、それぞれ、入力されたデータに対して再帰的組織畳み込み演算を行うことを特徴とする請求項 2 記載の符号化装置。

【請求項 4】 上記第 1 の置換手段及び上記第 2 の置換手段は、それぞれ、ランダムインターリーバであること

を特徴とする請求項 1 記載の符号化装置。

【請求項 5】 上記マッピング手段は、8 相位相変調方式による変調を行うこと

を特徴とする請求項 1 記載の符号化装置。

【請求項 6】 入力されたデータに対して縦列連接符号化変調を行う符号化方法であって、

入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、

上記第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、

入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、

上記符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、

上記第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、

上記符号化処理工程は、

上記第 2 の符号化工程と、

上記第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有すること

を特徴とする符号化方法。

【請求項 7】 上記第 1 の符号化工程、上記第 2 の符号化工程及び上記第 3 の符号化工程では、それぞれ、入力されたデータに対して畳み込み演算を行うことを特徴とする請求項 6 記載の符号化方法。

【請求項 8】 少なくとも上記第 2 の符号化工程及び上記第 3 の符号化工程では、それぞれ、入力されたデータに対して再帰的組織畳み込み演算を行うこと

を特徴とする請求項 7 記載の符号化方法。

【請求項 9】 上記第 1 の置換工程及び上記第 2 の置換工程では、それぞれ、ランダムインターリーブを行うこと

を特徴とする請求項 6 記載の符号化方法。

【請求項 10】 上記マッピング工程では、8 相位相変調方式による変調を行うこと

を特徴とする請求項 6 記載の符号化方法。

【請求項 11】 入力されたデータに対して縦列連接符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、

上記符号化プログラムは、

入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、

上記第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、

入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、

上記符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、

上記第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、

上記符号化処理工程は、

上記第 2 の符号化工程と、

上記第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有すること

を特徴とする符号化プログラムが記録された記録媒体。

【請求項 12】 入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化手段と、上記第 1 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換



して並べ替える第 1 の置換手段と、上記第 1 の置換手段よりも後段に縦列に接続し、入力された  $(k+1)$  ビットのデータに対して符号化率が 1 の符号化を行う少なくとも 1 つ以上の第 2 の符号化手段と、上記少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに縦列に接続し、前段の第 2 の符号化手段により符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 2 の置換手段と、最終段の第 2 の置換手段に縦列に接続し、入力された  $(k+1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化手段と、上記第 3 の符号化手段により符号化された  $(k+1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化機器により縦列接続符号化変調された符号の復号を行う復号装置であって、

上記第 3 の符号化手段に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 1 の軟出力復号手段と、

上記第 1 の軟出力復号手段よりも後段に縦列に接続し、上記第 2 の置換手段により並べ替えられた  $(k+1)$  ビットのデータのビット配列を、上記第 2 の符号化手段により符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k+1)$  ビットのデータを並べ替える少なくとも 1 つ以上の第 1 の逆置換手段と、

上記少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに対応して備えられ且つ上記少なくとも 1 つ以上の第 1 の逆置換手段のそれぞれに縦列に接続し、上記第 1 の逆置換手段から出力された軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う少なくとも 1 つ以上の第 2 の軟出力復号手段と、

上記第 2 の置換手段のそれぞれと同一の置換位置情報に基づいて、上記少なくとも 1 つ以上の第 2 の軟出力復号手段のそれぞれから出力された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 3 の置換手段と、





最終段の第 2 の軟出力復号手段に縦列に接続し、上記第 1 の置換手段により並べ替えられた  $(k+1)$  ビットのデータのビット配列を、上記第 1 の符号化手段により符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力  $(k+1)$  ビットのデータを並べ替える第 2 の逆置換手段と、

上記第 1 の符号化手段に対応して備えられ且つ上記第 2 の逆置換手段に縦列に接続し、上記第 2 の逆置換手段から出力された軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 3 の軟出力復号手段と、

上記第 1 の置換手段と同一の置換位置情報に基づいて、上記第 3 の軟出力復号手段から出力された軟入力  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 4 の置換手段とを備えること

を特徴とする復号装置。

【請求項 1 3】 上記第 3 の軟出力復号手段により生成された軟出力の外部情報を 2 値化し、硬出力の  $k$  ビットの復号データとして出力する 2 値化手段を備えること

を特徴とする請求項 1 2 記載の復号装置。

【請求項 1 4】 上記第 1 の軟出力復号手段、上記第 2 の軟出力復号手段及び上記第 3 の軟出力復号手段は、それぞれ、BCJR アルゴリズムに基づく最大事後確率復号を行うこと

を特徴とする請求項 1 2 記載の復号装置。

【請求項 1 5】 上記第 1 の符号化手段、上記第 2 の符号化手段及び上記第 3 の符号化手段は、それぞれ、入力されたデータに対して畳み込み演算を行うことを特徴とする請求項 1 2 記載の復号装置。

【請求項 1 6】 少なくとも上記第 2 の符号化手段及び上記第 3 の符号化手段は、それぞれ、入力されたデータに対して再帰的組織畳み込み演算を行うことを特徴とする請求項 1 5 記載の復号装置。

【請求項 1 7】 上記第 1 の置換手段、上記第 2 の置換手段、上記第 3 の置換手段及び上記第 4 の置換手段は、それぞれ、ランダムインターリーブであること

を特徴とする請求項 1 2 記載の復号装置。

【請求項 1 8】 上記マッピング手段は、8 相位相変調方式による変調を行うこと

を特徴とする請求項 1 2 記載の復号装置。

【請求項 1 9】 入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、上記第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、上記符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、上記第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、上記符号化処理工程は、上記第 2 の符号化工程と、上記第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行う復号方法であって、

上記第 3 の符号化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 1 の軟出力復号工程と、

入力された軟入力の  $(k + 1)$  ビットのデータに対して、第 1 の逆置換工程と第 2 の軟出力復号工程と第 3 の置換工程とを含む少なくとも 1 回以上の処理を行う復号処理工程と、

上記第 1 の置換工程にて並べ替えられた  $(k + 1)$  ビットのデータのビット配列を、上記第 1 の符号化工程にて符号化された  $(k + 1)$  ビットのデータのビット配列に戻すように、上記復号処理工程にて処理されて入力された軟入力の  $(k + 1)$  ビットのデータを並べ替える第 2 の逆置換工程と、

上記第 1 の符号化工程に対応して備えられ、上記第 2 の逆置換工程にて並べ替えられた軟入力である  $(k + 1)$  ビットの符号ビットに対する事前確率情報と、

入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 3 の軟出力復号工程と、

上記第 1 の置換工程と同一の置換位置情報に基づいて、上記第 3 の軟出力復号工程にて生成された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 4 の置換工程とを備え、

上記第 1 の逆置換工程は、上記第 2 の置換工程にて並べ替えられた  $(k+1)$  ビットのデータのビット配列を、上記第 2 の符号化工程にて符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k+1)$  ビットのデータを並べ替え、

上記第 2 の軟出力復号工程は、上記少なくとも 1 つ以上の第 2 の符号化工程のそれぞれに対応して備えられ、上記第 1 の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、

上記第 3 の置換工程は、上記第 2 の置換工程のそれぞれと同一の置換位置情報に基づいて、上記少なくとも 1 つ以上の第 2 の軟出力復号工程のそれぞれにて生成された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えること

を特徴とする復号方法。

【請求項 20】 上記第 3 の軟出力復号工程にて生成された軟出力の外部情報を 2 値化し、硬出力の  $k$  ビットの復号データとして出力する 2 値化工程を備えること

を特徴とする請求項 19 記載の復号方法。

【請求項 21】 上記第 1 の軟出力復号工程、上記第 2 の軟出力復号工程及び上記第 3 の軟出力復号工程では、それぞれ、BCJR アルゴリズムに基づく最大事後確率復号を行うこと

を特徴とする請求項 19 記載の復号方法。

【請求項 22】 上記第 1 の符号化工程、上記第 2 の符号化工程及び上記第 3 の符号化工程では、それぞれ、入力されたデータに対して畳み込み演算を行うこ

と

を特徴とする請求項 1 9 記載の復号方法。

【請求項 2 3】 少なくとも上記第 2 の符号化工程及び上記第 3 の符号化工程では、それぞれ、入力されたデータに対して再帰的組織畳み込み演算を行うことを特徴とする請求項 2 2 記載の復号方法。

【請求項 2 4】 上記第 1 の置換工程、上記第 2 の置換工程、上記第 3 の置換工程及び上記第 4 の置換工程では、それぞれ、ランダムインターリーブを行うこと

を特徴とする請求項 1 9 記載の復号方法。

【請求項 2 5】 上記マッピング工程では、8 相位相変調方式による変調を行うこと

を特徴とする請求項 1 9 記載の復号方法。

【請求項 2 6】 入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、上記第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、上記符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、上記第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、上記符号化処理工程は、上記第 2 の符号化工程と、上記第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、

上記復号プログラムは、

上記第 3 の符号化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報

とを用いて軟出力復号を行う第1の軟出力復号工程と、

入力された軟入力のある(  $k + 1$  ) ビットのデータに対して、第1の逆置換工程と第2の軟出力復号工程と第3の置換工程とを含む少なくとも1回以上の処理を行う復号処理工程と、

上記第1の置換工程にて並べ替えられた(  $k + 1$  ) ビットのデータのビット配列を、上記第1の符号化工程にて符号化された(  $k + 1$  ) ビットのデータのビット配列に戻すように、上記復号処理工程にて処理されて入力された軟入力のある(  $k + 1$  ) ビットのデータを並べ替える第2の逆置換工程と、

上記第1の符号化工程に対応して備えられ、上記第2の逆置換工程にて並べ替えられた軟入力である(  $k + 1$  ) ビットの符号ビットに対する事前確率情報と、入力された軟入力である(  $k + 1$  ) ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第3の軟出力復号工程と、

上記第1の置換工程と同一の置換位置情報に基づいて、上記第3の軟出力復号工程にて生成された軟入力のある(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第4の置換工程とを備え、

上記第1の逆置換工程は、上記第2の置換工程にて並べ替えられた(  $k + 1$  ) ビットのデータのビット配列を、上記第2の符号化工程にて符号化された(  $k + 1$  ) ビットのデータのビット配列に戻すように、入力された軟入力のある(  $k + 1$  ) ビットのデータを並べ替え、

上記第2の軟出力復号工程は、上記少なくとも1つ以上の第2の符号化工程のそれぞれに対応して備えられ、上記第1の逆置換工程にて並べ替えられた軟入力である(  $k + 1$  ) ビットの符号ビットに対する事前確率情報と、入力された軟入力である(  $k + 1$  ) ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、

上記第3の置換工程は、上記第2の置換工程のそれぞれと同一の置換位置情報に基づいて、上記少なくとも1つ以上の第2の軟出力復号工程のそれぞれにて生成された軟入力のある(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えること

を特徴とする復号プログラムが記録された記録媒体。

【請求項27】 上記復号プログラムは、上記第3の軟出力復号工程にて生成された軟出力の外部情報を2値化し、硬出力のkビットの復号データとして出力する2値化工程を備えること

を特徴とする請求項26記載の復号プログラムが記録された記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力されたデータに対して縦列連接符号化変調を行う符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、縦列連接符号化変調されたデータを復号する復号装置、復号方法及び復号プログラムが記録された記録媒体に関する。

【0002】

【従来の技術】

近年、例えば、移動体通信や深宇宙通信といった通信分野、地上波又は衛星デジタル放送といった放送分野、及び記録媒体に対する記録及び／又は再生を行う磁気、光又は光磁気記録分野の研究が著しく進められているが、それにとともに、誤り訂正符号化及び復号の効率化を目的として符号理論の研究も盛んに行われている。

【0003】

符号性能の理論的限界としては、いわゆるシャノンの通信路符号化定理により与えられるシャノン限界が知られている。シャノンの通信路符号化定理とは、「通信路容量C（ビット／シンボル）の通信路を用いて伝送速度R（ビット／シンボル）で情報を伝送する場合に、 $R \leq C$ であるならば、誤り確率を限りなく“0”に近づけることができる符号化方法が存在する」という定理であり、シャノン限界とは、誤りなしに送信可能な伝送速度の理論上の限界である。

【0004】

このシャノン限界に近い性能を示す符号化方法として、例えば、「S. Benedetto, G. Montorsi, D. Divsalar, F. Pollara, “Serial Concatenation of Interleaved Codes: Performance Analysis, Design, and Iterative Decoding”, T

DA Progress Report 42-126, Jet Propulsion Laboratory, Pasadena, California, Aug. 15, 1996」に記載されている縦列連接畳み込み符号 (Serially Concatenated Convolutional Codes) による符号化方法が知られている。

#### 【 0 0 0 5 】

この縦列連接畳み込み符号による符号化は、2つの畳み込み符号化器とインターリーブとを縦列に接続して構成される装置により行われる。そして、縦列連接畳み込み符号の復号は、軟出力 (soft-output) を出力する2つの復号回路を縦列に接続して構成される装置により行われ、2つの復号回路の間で情報をやり取りし、最終的な復号結果が得られる。

#### 【 0 0 0 6 】

また、この縦列連接畳み込み符号による符号化の応用として、例えば、「D. Divsalar, F. Pollara, "Serial and Hybrid Concatenation Codes with Applications", in Proc., Int. Symp. on Turbo Codes and Related Topics, Brest, France, pp. 80-87, Sept. 1997」に記載されている縦列連接符号化変調 (Serial Concatenated Trellis Coded Modulation; 以下、SCTCMと記す。) 方式も知られている。このSCTCM方式は、縦列連接畳み込み符号による符号化と多値変調とを組み合わせたものであり、変調信号の信号点の配置と誤り訂正符号の復号特性とを統括して考慮するものである。

#### 【 0 0 0 7 】

この文献において、SCTCM方式による符号化を行う符号化装置は、4ビットの入力データを入力すると、この入力データに対して畳み込み符号化器により第1の符号 (以下、外符号と記す。) の符号化として符号化率が  $4/5$  の畳み込み演算を行い、演算結果である5ビットの符号化データに対してインターリーブを施した後、畳み込み符号化器により第2の符号 (以下、内符号と記す。) の符号化として符号化率が  $5/6$  の畳み込み演算を行い、演算結果である6ビットの符号化データを所定の変調方式の伝送シンボルにマッピングし、生成した伝送シンボルを1つの符号化伝送シンボル毎に外部に出力する。すなわち、この符号化装置は、外符号の符号化として符号化率が  $4/5$  の畳み込み演算を行い、内符号の符号化として符号化率が  $5/6$  の畳み込み演算を行うことに

よって、全体として、符号化率が“(4/5) × (5/6) = 4/6 = 2/3”の縦列連接畳み込み演算を行う。一方、この符号化装置によるSCTCM方式の符号の復号を行う復号装置は、受信語を受信すると、2つの軟出力復号回路間の復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、所定の回数の復号動作の結果得られた軟出力の外部情報に基づいて、復号データを出力する。

## 【0008】

また、SCTCM方式による符号化を行う符号化装置、及びSCTCM方式による符号の復号を行う復号装置としては、以下に示すものも提案されている。以下、SCTCM方式による符号化を行う符号化装置、及びSCTCM方式による符号の復号を行う復号装置について説明する。なお、以下の説明においては、図13に示すように、デジタル情報を図示しない送信装置が備える符号化装置201により縦列連接畳み込み符号化し、その出力を雑音のある無記憶通信路202を介して図示しない受信装置に入力して、この受信装置が備える復号装置203により復号し、観測する場合を考える。

## 【0009】

SCTCM方式による符号化を行う符号化装置201としては、例えば図14に示すように、第1の符号（以下、外符号と記す。）の符号化を行う畳み込み符号化器210と、入力したデータの順序を並べ替えるインターリーバ220と、第2の符号（以下、内符号と記す。）の符号化を行う畳み込み符号化器230と、所定の変調方式に基づいて信号点のマッピングを行う多値変調マッピング回路240とを備えるものが提案されている。この符号化装置201は、入力した2ビットの入力データD201に対して、符号化率が“2/3”の縦列連接畳み込み演算を行い、3ビットの符号化データD204に変換し、例えば8PSK (8-Phase Shift Keying) 変調方式の伝送シンボルにマッピングして3ビットの1つの符号化伝送シンボルD205として出力する。

## 【0010】

畳み込み符号化器210は、2ビットの入力データD201を入力すると、この入力データD201に対して畳み込み演算を行い、演算結果を3ビットの符号



化データD202として後段のインターリーバ220に出力する。すなわち、畳み込み符号化器210は、外符号の符号化として符号化率が“ $2/3$ ”の畳み込み演算を行い、符号化データD202を後段のインターリーバ220に出力する。

#### 【0011】

インターリーバ220は、畳み込み符号化器210から出力された3つのビット系列からなる符号化データD202を入力し、この符号化データD202を構成する各ビットの順序を並べ替え、生成したインターリーブデータD203を後段の畳み込み符号化器230に出力する。

#### 【0012】

畳み込み符号化器230は、3ビットのインターリーブデータD203を入力すると、このインターリーブデータD203に対して畳み込み演算を行い、演算結果を3ビットの符号化データD204として後段の多値変調マッピング回路240に出力する。すなわち、畳み込み符号化器230は、内符号の符号化として符号化率が“ $3/3=1$ ”の畳み込み演算を行い、符号化データD204を後段の多値変調マッピング回路240に出力する。

#### 【0013】

多値変調マッピング回路240は、畳み込み符号化器230から出力された符号化データD204を、クロックに同期させて、例えば8PSK変調方式の伝送シンボルにマッピングする。8PSK変調方式における1つの伝送シンボルの信号点は3ビットのデータであることから、多値変調マッピング回路240は、畳み込み符号化器230から出力された3ビットの符号化データD204を1つの伝送シンボルとしてマッピングし、1つの符号化伝送シンボルD205を生成する。多値変調マッピング回路240は、生成した符号化伝送シンボルD205を外部に出力する。

#### 【0014】

このような符号化装置201は、畳み込み符号化器210により外符号の符号化として符号化率が“ $2/3$ ”の畳み込み演算を行い、畳み込み符号化器230により内符号の符号化として符号化率が“1”の畳み込み演算を行うことによっ

て、全体として、符号化率が“(2/3) × 1 = 2/3”の縦列連接畳み込み演算を行う。この符号化装置201により符号化され且つ変調されたデータは、無記憶通信路202を介して受信装置に出力される。

## 【0015】

一方、符号化装置201によるSCTCM方式の符号の復号を行う復号装置203としては、例えば図15に示すように、内符号の復号を行う軟出力復号回路250と、入力したデータの順序を元に戻すデインターリーバ260と、入力したデータの順序を並べ替えるインターリーバ270と、外符号の復号を行う軟出力復号回路280とを備えるものが提案されている。この復号装置203は、無記憶通信路202上で発生したノイズの影響によりアナログ値をとり軟入力(soft-input)とされる受信語D206から符号化装置201における入力データD201を推定し、復号データD211として出力する。

## 【0016】

軟出力復号回路250は、符号化装置201における畳み込み符号化器230に対応して備えられるものであり、いわゆるBCJR (Bahl, Cocke, Jelinek and Raviv) アルゴリズムに基づくMAP (Maximum A Posteriori probability) 復号やSOVA (Soft Output Viterbi Algorithm) 復号を行うものである。軟出力復号回路250は、受信装置により受信された軟入力を受信語D206を入力するとともに、インターリーバ270から供給された軟入力の情報ビットに対する事前確率情報D207を入力し、これらの受信語D206と事前確率情報D207とを用いて、内符号の軟出力復号を行う。そして、軟出力復号回路250は、符号の拘束条件により求められる情報ビットに対する外部情報D208を生成し、この外部情報D208を後段のデインターリーバ260に軟出力として出力する。なお、この外部情報D208は、符号化装置201におけるインターリーバ220によりインターリーブされたインターリーブデータD203に対応するものである。

## 【0017】

デインターリーバ260は、符号化装置201におけるインターリーバ220によりインターリーブされたインターリーブデータD203のビット配列を、そ

れぞれ、元の符号化データD202のビット配列に戻すように、軟出力復号回路250から出力される軟入力的外部情報D208にデインターリーブを施す。デインターリーバ260は、デインターリーブして得られたデータを後段の軟出力復号回路280における符号ビットに対する事前確率情報D209として出力する。

#### 【0018】

インターリーバ270は、軟出力復号回路280から出力された軟入力である符号ビットに対する外部情報D210に対して、符号化装置201におけるインターリーバ220と同一の置換位置情報に基づいたインターリーブを施す。インターリーバ270は、インターリーブして得られたデータを軟出力復号回路250における情報ビットに対する事前確率情報D207として出力する。

#### 【0019】

軟出力復号回路280は、符号化装置201における畳み込み符号化器210に対応して備えられるものであり、軟出力復号回路250と同様に、上述したBCJRアルゴリズムに基づくMAP復号やSOVA復号を行うものである。軟出力復号回路280は、デインターリーバ260から出力された軟入力の符号ビットに対する事前確率情報D209を入力するとともに、図示しないが、値が“0”である情報ビットに対する事前確率情報を入力し、これらの事前確率情報を用いて、外符号の軟出力復号を行う。そして、軟出力復号回路280は、符号の拘束条件により求められる符号ビットに対する外部情報D210を生成し、この外部情報D210をインターリーバ270に軟出力として出力する。また、軟出力復号回路280は、図示しないが、符号の拘束条件により求められる情報ビットに対する外部情報を生成し、この外部情報に基づいて、硬出力(hard-output)の復号データD211を出力する。

#### 【0020】

このような復号装置203は、受信語D206を受信すると、軟出力復号回路250乃至軟出力復号回路280の復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、所定の回数の復号動作の結果得られた軟出力の外部情報に基づいて、復号データD211を出力する。

## 【 0 0 2 1 】

以上のように、符号化装置 2 0 1 と復号装置 2 0 3 とにより構成されるシステムにおいては、SCTCM方式による符号化及びSCTCM方式による符号の復号を行うことが可能となる。

## 【 0 0 2 2 】

## 【発明が解決しようとする課題】

ところで、上述した符号化装置 2 0 1 と復号装置 2 0 3 とにより構成されるシステムは、高い符号化率の下にSCTCM方式による誤り訂正符号化及び復号を行うことができるものの、性能の面では未だ改善の余地が残るのが実情であった。

## 【 0 0 2 3 】

本発明は、このような実情に鑑みてなされたものであり、高い性能での符号化及び復号を行うことができる符号化装置、符号化方法及び符号化プログラムが記録された記録媒体、並びに、復号装置、復号方法及び復号プログラムが記録された記録媒体を提供することを目的とする。

## 【 0 0 2 4 】

## 【課題を解決するための手段】

上述した目的を達成する本発明にかかる符号化装置は、入力されたデータに対して縦列接続符号化変調を行う符号化装置であって、入力された $k$ ビットのデータに対して符号化率が $k / (k + 1)$ の符号化を行う第1の符号化手段と、この第1の符号化手段により符号化された $(k + 1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換手段と、この第1の置換手段よりも後段に縦列に接続し、入力された $(k + 1)$ ビットのデータに対して符号化率が1の符号化を行う少なくとも1つ以上の第2の符号化手段と、この少なくとも1つ以上の第2の符号化手段のそれぞれに縦列に接続し、前段の第2の符号化手段により符号化された $(k + 1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも1つ以上の第2の置換手段と、最終段の第2の置換手段に縦列に接続し、入力された $(k + 1)$ ビットのデータに対して符号化率が1の符号化を行う第3の符号化手段と、この第3の

符号化手段により符号化された  $(k+1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備えることを特徴としている。

## 【0025】

このような本発明にかかる符号化装置は、第1の符号化手段によって、入力された  $k$  ビットのデータに対して符号化率が  $k/(k+1)$  の符号化を行い、第1の置換手段によって、第1の符号化手段により符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、少なくとも1つ以上の第2の符号化手段と第2の置換手段によって、入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行い、前段の第2の符号化手段により符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、第3の符号化手段によって、最終段の第2の置換手段から入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行い、マッピング手段によって、第3の符号化手段により符号化された  $(k+1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングする。

## 【0026】

また、上述した目的を達成する本発明にかかる符号化方法は、入力されたデータに対して縦列接続符号化変調を行う符号化方法であって、入力された  $k$  ビットのデータに対して符号化率が  $k/(k+1)$  の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された  $(k+1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有することを特徴としている。

## 【 0 0 2 7 】

このような本発明にかかる符号化方法は、第1の符号化工程にて、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行い、第1の置換工程にて、第1の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、符号化処理工程にて、入力された  $(k + 1)$  ビットのデータに対して少なくとも1回以上の処理を行い、第3の符号化工程にて、符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が1の符号化を行い、マッピング工程にて、第3の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングし、符号化処理工程では、第2の符号化工程にて、符号化率が1の符号化を行い、第2の置換工程にて、第2の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える。

## 【 0 0 2 8 】

さらに、上述した目的を達成する本発明にかかる符号化プログラムが記録された記録媒体は、入力されたデータに対して縦列連接符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、符号化プログラムは、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された  $(k + 1)$  ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有することを特徴としている。

## 【 0 0 2 9 】

このような本発明にかかる符号化プログラムが記録された記録媒体は、第1の符号化工程にて、入力された $k$ ビットのデータに対して符号化率が $k/(k+1)$ の符号化を行い、第1の置換工程にて、第1の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、符号化処理工程にて、入力された $(k+1)$ ビットのデータに対して少なくとも1回以上の処理を行い、第3の符号化工程にて、符号化処理工程にて処理されて入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行い、マッピング工程にて、第3の符号化工程にて符号化された $(k+1)$ ビットのデータを所定の変調方式の伝送シンボルにマッピングし、符号化処理工程では、第2の符号化工程にて、符号化率が1の符号化を行い、第2の置換工程にて、第2の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える符号化プログラムを提供する。

## 【 0 0 3 0 】

さらにまた、上述した目的を達成する本発明にかかる復号装置は、入力された $k$ ビットのデータに対して符号化率が $k/(k+1)$ の符号化を行う第1の符号化手段と、この第1の符号化手段により符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換手段と、この第1の置換手段よりも後段に縦列に接続し、入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う少なくとも1つ以上の第2の符号化手段と、少なくとも1つ以上の第2の符号化手段のそれぞれに縦列に接続し、前段の第2の符号化手段により符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも1つ以上の第2の置換手段と、最終段の第2の置換手段に縦列に接続し、入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う第3の符号化手段と、この第3の符号化手段により符号化された $(k+1)$ ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化機器により縦列接続符号化変調された符号の復号を行う復号装置であって、第3の符号化手段に対応して備えられ、入力された軟入力である受信語と、入力された軟入

力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 1 の軟出力復号手段と、この第 1 の軟出力復号手段よりも後段に縦列に接続し、第 2 の置換手段により並べ替えられた  $(k+1)$  ビットのデータのビット配列を、第 2 の符号化手段により符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k+1)$  ビットのデータを並べ替える少なくとも 1 つ以上の第 1 の逆置換手段と、少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに対応して備えられ且つ少なくとも 1 つ以上の第 1 の逆置換手段のそれぞれに縦列に接続し、第 1 の逆置換手段から出力された軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う少なくとも 1 つ以上の第 2 の軟出力復号手段と、第 2 の置換手段のそれぞれと同一の置換位置情報に基づいて、少なくとも 1 つ以上の第 2 の軟出力復号手段のそれぞれから出力された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 3 の置換手段と、最終段の第 2 の軟出力復号手段に縦列に接続し、第 1 の置換手段により並べ替えられた  $(k+1)$  ビットのデータのビット配列を、第 1 の符号化手段により符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k+1)$  ビットのデータを並べ替える第 2 の逆置換手段と、第 1 の符号化手段に対応して備えられ且つ第 2 の逆置換手段に縦列に接続し、第 2 の逆置換手段から出力された軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 3 の軟出力復号手段と、第 1 の置換手段と同一の置換位置情報に基づいて、第 3 の軟出力復号手段から出力された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 4 の置換手段とを備えることを特徴としている。

【0031】

このような本発明にかかる復号装置は、第 1 の軟出力復号手段によって、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、少なくとも 1 つ以上



の第1の逆置換手段、第2の軟出力復号手段及び第3の置換手段によって、入力された軟入力のある(  $k + 1$  ) ビットのデータの並べ替え、第1の逆置換手段から出力された軟入力である(  $k + 1$  ) ビットの符号ビットに対する事前確率情報と、入力された軟入力である(  $k + 1$  ) ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第2の置換手段のそれぞれと同一の置換位置情報に基づいて、少なくとも1つ以上の第2の軟出力復号手段のそれぞれから出力された軟入力のある(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、第2の逆置換手段によって、入力された軟入力のある(  $k + 1$  ) ビットのデータを並べ替え、第3の軟出力復号手段によって、第2の逆置換手段から出力された軟入力である(  $k + 1$  ) ビットの符号ビットに対する事前確率情報と、入力された軟入力である(  $k + 1$  ) ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第4の置換手段によって、第1の置換手段と同一の置換位置情報に基づいて、第3の軟出力復号手段から出力された軟入力のある(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える。

#### 【 0 0 3 2 】

また、上述した目的を達成する本発明にかかる復号方法は、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された(  $k + 1$  ) ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された(  $k + 1$  ) ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された(  $k + 1$  ) ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された(  $k + 1$  ) 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行う復号方法であって、第3の符号

化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第1の軟出力復号工程と、入力された軟入力の  $(k+1)$  ビットのデータに対して、第1の逆置換工程と第2の軟出力復号工程と第3の置換工程とを含む少なくとも1回以上の処理を行う復号処理工程と、第1の置換工程にて並べ替えられた  $(k+1)$  ビットのデータのビット配列を、第1の符号化工程にて符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、復号処理工程にて処理されて入力された軟入力の  $(k+1)$  ビットのデータを並べ替える第2の逆置換工程と、第1の符号化工程に対応して備えられ、第2の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第3の軟出力復号工程と、第1の置換工程と同一の置換位置情報に基づいて、第3の軟出力復号工程にて生成された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第4の置換工程とを備え、第1の逆置換工程は、第2の置換工程にて並べ替えられた  $(k+1)$  ビットのデータのビット配列を、第2の符号化工程にて符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k+1)$  ビットのデータを並べ替え、第2の軟出力復号工程は、少なくとも1つ以上の第2の符号化工程のそれぞれに対応して備えられ、第1の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第3の置換工程は、第2の置換工程のそれぞれと同一の置換位置情報に基づいて、少なくとも1つ以上の第2の軟出力復号工程のそれぞれにて生成された軟入力の  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えることを特徴としている。

#### 【0033】

このような本発明にかかる復号方法は、第1の軟出力復号工程にて、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビッ

トに対する事前確率情報とを用いて軟出力復号を行い、復号処理工程にて、入力された  $(k+1)$  ビットのデータに対して少なくとも1回以上の処理を行い、第2の逆置換工程にて、復号処理工程にて処理されて入力された軟入力  $(k+1)$  ビットのデータを並べ替え、第3の軟出力復号工程にて、第2の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第4の置換工程にて、第1の置換工程と同一の置換位置情報に基づいて、第3の軟出力復号工程にて生成された軟入力  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える。

#### 【0034】

さらに、上述した目的を達成する本発明にかかる復号プログラムが記録された記録媒体は、入力された  $k$  ビットのデータに対して符号化率が  $k/(k+1)$  の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された  $(k+1)$  ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された  $(k+1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、復号プログラムは、第3の符号化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第1の軟出力復号工程と、入力された軟入力  $(k+1)$  ビットのデータに対して、第1の逆置換工程と第2の軟出力復号工

程と第3の置換工程とを含む少なくとも1回以上の処理を行う復号処理工程と、第1の置換工程にて並べ替えられた $(k+1)$ ビットのデータのビット配列を、第1の符号化工程にて符号化された $(k+1)$ ビットのデータのビット配列に戻すように、復号処理工程にて処理されて入力された軟入力 $(k+1)$ ビットのデータを並べ替える第2の逆置換工程と、第1の符号化工程に対応して備えられ、第2の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第3の軟出力復号工程と、第1の置換工程と同一の置換位置情報に基づいて、第3の軟出力復号工程にて生成された軟入力 $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第4の置換工程とを備え、第1の逆置換工程は、第2の置換工程にて並べ替えられた $(k+1)$ ビットのデータのビット配列を、第2の符号化工程にて符号化された $(k+1)$ ビットのデータのビット配列に戻すように、入力された軟入力 $(k+1)$ ビットのデータを並べ替え、第2の軟出力復号工程は、少なくとも1つ以上の第2の符号化工程のそれぞれに対応して備えられ、第1の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第3の置換工程は、第2の置換工程のそれぞれと同一の置換位置情報に基づいて、少なくとも1つ以上の第2の軟出力復号工程のそれぞれにて生成された軟入力 $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えることを特徴としている。

【0035】

このような本発明にかかる復号プログラムが記録された記録媒体は、第1の軟出力復号工程にて、入力された軟入力である受信語と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、復号処理工程にて、入力された $(k+1)$ ビットのデータに対して少なくとも1回以上の処理を行い、第2の逆置換工程にて、復号処理工程にて処理されて入力された軟入力 $(k+1)$ ビットのデータを並べ替え、第3の軟出力復号工

程にて、第2の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第4の置換工程にて、第1の置換工程と同一の置換位置情報に基づいて、第3の軟出力復号工程にて生成された軟入力の $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える復号プログラムを提供する。

## 【0036】

## 【発明の実施の形態】

以下、本発明を適用した具体的な実施の形態について図面を参照しながら詳細に説明する。

## 【0037】

この実施の形態は、図1に示すように、ディジタル情報を図示しない送信装置が備える符号化装置1により符号化し、その出力を雑音のある無記憶通信路2を介して図示しない受信装置に入力して、この受信装置が備える復号装置3により復号する通信モデルに適用したデータ送受信システムである。

## 【0038】

このデータ送受信システムにおいて、符号化装置1は、縦列接続符号化変調 (Serial Concatenated Trellis Coded Modulation; 以下、SCTCMと記す。) 方式による符号化を行うものであり、少なくとも3つ以上の符号化器をインターリーバを介して縦列に接続して構成される。また、復号装置3は、符号化装置1によりSCTCM方式による符号化がなされた符号の復号を行うものであり、符号化装置1の構成に応じて少なくとも3つ以上の復号回路を接続して構成される。

## 【0039】

符号化装置1は、図2に示すように、畳み込み演算を行う第1の符号化手段、第2の符号化手段及び第3の符号化手段である3つの畳み込み符号化器10, 30, 50と、入力したデータの順序を並べ替える第1の置換手段及び第2の置換手段である2つのインターリーバ20, 40と、所定の変調方式に基づいて信号点のマッピングを行うマッピング手段である多値変調マッピング回路60とを備

える。この符号化装置 1 は、入力した 2 ビットの入力データ  $D_1$  に対して、符号化率が “2 / 3” の縦列連接畳み込み演算を行い、3 ビットの符号化データ  $D_6$  に変換し、例えば 8 P S K (8-Phase Shift Keying) 変調方式の伝送シンボルにマッピングして 3 ビットの 1 つの符号化伝送シンボル  $D_7$  として出力する。

【0 0 4 0】

畳み込み符号化器 1 0 は、図 3 に示すように、3 つの排他的論理和回路 1 1, 1 3, 1 5 と、2 つのシフトレジスタ 1 2, 1 4 とを有する。

【0 0 4 1】

排他的論理和回路 1 1 は、2 ビットの入力データ  $D_{1_1}$ ,  $D_{1_2}$  を用いて排他的論理和演算を行い、演算結果をシフトレジスタ 1 2 に供給する。

【0 0 4 2】

シフトレジスタ 1 2 は、保持している 1 ビットのデータを排他的論理和回路 1 3 に供給し続ける。そして、シフトレジスタ 1 2 は、クロックに同期させて、排他的論理和回路 1 1 から供給される 1 ビットのデータを新たに保持し、このデータを排他的論理和回路 1 3 に新たに供給する。

【0 0 4 3】

排他的論理和回路 1 3 は、シフトレジスタ 1 2 から供給されるデータと、2 ビットの入力データ  $D_1$  のうちの 1 ビットの入力データ  $D_{1_1}$  とを用いて排他的論理和演算を行い、演算結果をシフトレジスタ 1 4 に供給する。

【0 0 4 4】

シフトレジスタ 1 4 は、保持している 1 ビットのデータを排他的論理和回路 1 5 に供給し続ける。そして、シフトレジスタ 1 4 は、クロックに同期させて、排他的論理和回路 1 3 から供給される 1 ビットのデータを新たに保持し、このデータを排他的論理和回路 1 5 に新たに供給する。

【0 0 4 5】

排他的論理和回路 1 5 は、シフトレジスタ 1 4 から供給されるデータと、入力データ  $D_{1_1}$ ,  $D_{1_2}$  とを用いて排他的論理和演算を行い、演算結果を 3 ビットの符号化データ  $D_2$  のうちの 1 ビットの符号化データ  $D_{2_3}$  として後段のインターリーバ 2 0 に出力する。

## 【 0 0 4 6 】

このような畳み込み符号化器 1 0 は、2 ビットの入力データ  $D 1_1$ 、 $D 1_2$  を入力すると、これらの入力データ  $D 1_1$ 、 $D 1_2$  に対して畳み込み演算を行い、演算結果を 3 ビットの符号化データ  $D 2_1$ 、 $D 2_2$ 、 $D 2_3$  として後段のインターリーバ 2 0 に出力する。すなわち、畳み込み符号化器 1 0 は、第 1 の符号（以下、外符号と記す。）の符号化として符号化率が“2 / 3”の畳み込み演算を行い、符号化データ  $D 2$  を後段のインターリーバ 2 0 に出力する。

## 【 0 0 4 7 】

インターリーバ 2 0 は、図 4 に示すように、入力したデータを保持する入力データ保持メモリ 2 1 と、入力したデータの順序の並べ替え（置換）を行うデータ置換回路 2 2 と、データの置換位置情報を格納する置換データ ROM（Read Only Memory）2 3 と、出力するデータを保持する出力データ保持メモリ 2 4 とを有する。

## 【 0 0 4 8 】

入力データ保持メモリ 2 1 は、畳み込み符号化器 1 0 から出力された 3 つのビット系列からなる符号化データ  $D 2$  を保持し、これらの符号化データ  $D 2$  を所定のタイミングでデータ置換回路 2 2 に供給する。

## 【 0 0 4 9 】

データ置換回路 2 2 は、置換データ ROM 2 3 に格納されているデータの置換位置情報に基づいて、入力データ保持メモリ 2 1 から供給された符号化データ  $D 2$  の順序の並べ替えを行う。データ置換回路 2 2 は、並べ替えたデータを出力データ保持メモリ 2 4 に供給する。

## 【 0 0 5 0 】

置換データ ROM 2 3 は、例えば発生した乱数に基づいて決定されたデータの置換位置情報を格納する。すなわち、インターリーバ 2 0 は、この置換位置情報に基づいてデータのインターリーブを行うランダムインターリーバとして構成される。置換データ ROM 2 3 に格納されている置換位置情報は、随時データ置換回路 2 2 により読み出される。

## 【 0 0 5 1 】

出力データ保持メモリ 2 4 は、データ置換回路 2 2 から供給されるデータを保持し、これらのデータを 3 つのビット系列からなるインターリーブデータ D 3 として、所定のタイミングで後段の畳み込み符号化器 3 0 に出力する。

## 【 0 0 5 2 】

このようなインターリーバ 2 0 は、畳み込み符号化器 1 0 から出力された符号化データ D 2 にインターリーブを施し、後段の畳み込み符号化器 3 0 に出力する。

## 【 0 0 5 3 】

より具体的には、入力データ保持メモリ 2 1 は、畳み込み符号化器 1 0 から出力された 3 つのビット系列からなる符号化データ D 2 のそれぞれを順次入力して保持する。そして、入力データ保持メモリ 2 1 は、所定のタイミングで、例えば、符号化データ D 2 のそれぞれを構成する各ビットを順次保持し、N ビット (N は任意の自然数) からなる 3 つのビット系列が生成されたタイミングで、保持しているデータをデータ置換回路 2 2 に供給する。

## 【 0 0 5 4 】

続いて、データ置換回路 2 2 は、置換データ ROM 2 3 に格納されている置換位置情報に基づいて、入力データ保持メモリ 2 1 から供給された 3 つのビット系列を構成する  $N \times 3$  個の各ビットの順序を並べ替える。データ置換回路 2 2 は、並べ替えにより得られた 3 つの新たなビット系列を出力データ保持メモリ 2 4 に供給する。

## 【 0 0 5 5 】

そして、出力データ保持メモリ 2 4 は、データ置換回路 2 2 から供給された 3 つのビット系列を構成する各ビットを保持し、保持したデータをインターリーブデータ D 3 として、所定のタイミングで後段の畳み込み符号化器 3 0 に出力する。

## 【 0 0 5 6 】

このように、インターリーバ 2 0 は、畳み込み符号化器 1 0 から出力された 3 つのビット系列からなる符号化データ D 2 を入力し、この符号化データ D 2 を構



成する各ビットの順序を予め格納している置換位置情報に基づいて並べ替え、インターリーブデータD3を生成する。

【0057】

畳み込み符号化器30は、図5に示すように、排他的論理和回路31と、シフトレジスタ32とを有する。

【0058】

排他的論理和回路31は、3ビットのインターリーブデータ $D3_1$ 、 $D3_2$ 、 $D3_3$ を用いて排他的論理和演算を行い、演算結果を3ビットの符号化データD4のうちの1ビットの符号化データ $D4_3$ として後段のインターリーブ40に出力するとともに、シフトレジスタ32に供給する。

【0059】

シフトレジスタ32は、保持している1ビットのデータを排他的論理和回路31に供給し続ける。そして、シフトレジスタ32は、クロックに同期させて、排他的論理和回路31から供給される1ビットのデータを新たに保持し、このデータを排他的論理和回路31に新たに供給する。

【0060】

このような畳み込み符号化器30は、3ビットのインターリーブデータ $D3_1$ 、 $D3_2$ 、 $D3_3$ を入力すると、これらのインターリーブデータ $D3_1$ 、 $D3_2$ 、 $D3_3$ に対して再帰的組織畳み込み演算を行い、演算結果を3ビットの符号化データ $D4_1$ 、 $D4_2$ 、 $D4_3$ として後段のインターリーブ40に出力する。すなわち、畳み込み符号化器30は、第2の符号（以下、中符号と記す。）の符号化として符号化率が“ $3/3=1$ ”の再帰的組織畳み込み演算を行い、符号化データD4を後段のインターリーブ40に出力する。

【0061】

インターリーブ40は、インターリーブ20と同様の構成からなる。すなわち、インターリーブ40は、図6に示すように、入力したデータを保持する入力データ保持メモリ41と、入力したデータの順序の並べ替えを行うデータ置換回路42と、データの置換位置情報を格納する置換データROM43と、出力するデータを保持する出力データ保持メモリ44とを有する。

## 【 0 0 6 2 】

このようなインターリーバ 4 0 は、畳み込み符号化器 3 0 から出力された 3 つのビット系列からなる符号化データ D 4 を入力し、この符号化データ D 4 を構成する各ビットの順序を予め格納している置換位置情報に基づいて並べ替え、インターリーブデータ D 5 を生成する。インターリーバ 4 0 は、生成したインターリーブデータ D 5 を後段の畳み込み符号化器 5 0 に出力する。

## 【 0 0 6 3 】

なお、インターリーバ 4 0 における置換データ ROM 4 3 に格納されているデータの置換位置情報は、インターリーバ 2 0 における置換データ ROM 2 3 に格納されているデータの置換位置情報と同一であってもよく、異なるものであってもよい。

## 【 0 0 6 4 】

畳み込み符号化器 5 0 は、畳み込み符号化器 3 0 と同様の構成からなる。すなわち、畳み込み符号化器 5 0 は、図 7 に示すように、排他的論理和回路 5 1 と、シフトレジスタ 5 2 とを有する。

## 【 0 0 6 5 】

このような畳み込み符号化器 5 0 は、3 ビットのインターリーブデータ  $D 5_1$ 、 $D 5_2$ 、 $D 5_3$  を入力すると、これらのインターリーブデータ  $D 5_1$ 、 $D 5_2$ 、 $D 5_3$  に対して再帰的組織畳み込み演算を行い、演算結果を 3 ビットの符号化データ  $D 6_1$ 、 $D 6_2$ 、 $D 6_3$  として後段の多値変調マッピング回路 6 0 に出力する。すなわち、畳み込み符号化器 5 0 は、第 3 の符号（以下、内符号と記す。）の符号化として符号化率が  $3/3 = 1$  の再帰的組織畳み込み演算を行い、符号化データ D 6 を後段の多値変調マッピング回路 6 0 に出力する。

## 【 0 0 6 6 】

多値変調マッピング回路 6 0 は、畳み込み符号化器 5 0 から出力された符号化データ D 6 を、クロックに同期させて、例えば 8 P S K 変調方式の伝送シンボルにマッピングする。すなわち、多値変調マッピング回路 6 0 は、畳み込み符号化器 5 0 から出力された 3 ビットの符号化データ D 6 を 1 つの伝送シンボルとしてマッピングし、1 つの符号化伝送シンボル D 7 を生成する。多値変調マッピング

回路 6 0 は、生成した符号化伝送シンボル D 7 を外部に出力する。

#### 【 0 0 6 7 】

このような符号化装置 1 は、畳み込み符号化器 1 0 により外符号の符号化として符号化率が “ $2/3$ ” の畳み込み演算を行い、畳み込み符号化器 3 0 により中符号の符号化として符号化率が “1” の畳み込み演算を行い、畳み込み符号化器 5 0 により内符号の符号化として符号化率が “1” の畳み込み演算を行うことによって、全体として、符号化率が “ $(2/3) \times 1 \times 1 = 2/3$ ” の縦列連接畳み込み演算を行うことができる。この符号化装置 1 により符号化され且つ変調されたデータは、無記憶通信路 2 を介して受信装置に出力される。

#### 【 0 0 6 8 】

一方、復号装置 3 は、図 8 に示すように、軟出力 (soft-output) 復号を行う第 1 の軟出力復号手段、第 2 の軟出力復号手段及び第 3 の軟出力復号手段である 3 つの軟出力復号回路 7 0, 1 0 0, 1 3 0 と、入力したデータの順序を元に戻す第 1 の逆置換手段及び第 2 の逆置換手段である 2 つのデインターリーバ 8 0, 1 1 0 と、入力したデータの順序を並べ替える第 3 の置換手段及び第 4 の置換手段である 2 つのインターリーバ 9 0, 1 2 0 と、入力したデータを 2 値化する 2 値化手段である 2 値化回路 1 4 0 とを備える。この復号装置 3 は、無記憶通信路 2 上で発生したノイズの影響によりアナログ値をとり軟入力 (soft-input) とされる受信語 D 8 から符号化装置 1 における入力データ D 1 を推定し、復号データ D 1 8 として出力する。

#### 【 0 0 6 9 】

軟出力復号回路 7 0 は、符号化装置 1 における畳み込み符号化器 5 0 に対応して備えられるものである。軟出力復号回路 7 0 は、図 9 に示すように、いわゆる B C J R (Bahl, Cocke, Jelinek and Raviv) アルゴリズムに基づく最大事後確率 (Maximum A Posteriori probability; 以下、MAP と記す。) 復号を行う MAP 復号器 7 1 と、3 つの差分器 7 2, 7 3, 7 4 とを有する。

#### 【 0 0 7 0 】

MAP 復号器 7 1 は、軟入力である受信語 D 8 と、インターリーバ 9 0 から供給された軟入力である 3 ビットの情報ビットに対する事前確率情報 (a priori p

robability information)  $D9_1$ ,  $D9_2$ ,  $D9_3$ とを入力し、BCJRアルゴリズムに基づくMAP復号を行い、受信語 $D8$ を元に3ビットの情報ビットに対する事後確率情報 (a posteriori probability information)  $D20_1$ ,  $D20_2$ ,  $D20_3$ を生成する。MAP復号器71は、生成した事後確率情報 $D20_1$ を差分器72に供給するとともに、生成した事後確率情報 $D20_2$ を差分器73に供給するとともに、生成した事後確率情報 $D20_3$ を差分器74に供給する。

## 【0071】

差分器72は、軟入力とされる事後確率情報 $D20_1$ と軟入力とされる事前確率情報 $D9_1$ との差分値を求め、この差分値を符号の拘束条件により求まる3ビットの情報ビットに対する外部情報 (extrinsic information)  $D10$ のうちの1ビットの外部情報 $D10_1$ として後段のデインターリーバ80に軟出力として出力する。

## 【0072】

差分器73は、軟入力とされる事後確率情報 $D20_2$ と軟入力とされる事前確率情報 $D9_2$ との差分値を求め、この差分値を3ビットの情報ビットに対する外部情報 $D10$ のうちの1ビットの外部情報 $D10_2$ として後段のデインターリーバ80に軟出力として出力する。

## 【0073】

差分器74は、軟入力とされる事後確率情報 $D20_3$ と軟入力とされる事前確率情報 $D9_3$ との差分値を求め、この差分値を3ビットの情報ビットに対する外部情報 $D10$ のうちの1ビットの外部情報 $D10_3$ として後段のデインターリーバ80に軟出力として出力する。

## 【0074】

このような軟出力復号回路70は、受信装置により受信された軟入力の受信語 $D8$ を入力するとともに、インターリーバ90から供給された軟入力の情報ビットに対する事前確率情報 $D9$ を入力し、これらの受信語 $D8$ と事前確率情報 $D9$ とを用いて、BCJRアルゴリズムに基づくMAP復号を行い、内符号の軟出力復号を行う。軟出力復号回路70は、符号の拘束条件により求められる外部情報 $D10$ を生成し、この外部情報 $D10$ を後段のデインターリーバ80に軟出力と

して出力する。

【0075】

具体的に説明するために、情報ビットを  $u$ 、符号ビットを  $c$ 、受信語  $D8$  を  $\mathcal{Y}$  とすると、軟出力復号回路 70 は、MAP 復号器 71 に対して、受信語  $D8$  ( $\mathcal{Y}$ ) とともに、次式 (1) で表される事前確率情報  $D9$  ( $L(u)$ ) を入力する。

【0076】

【数 1】

$$L(u) = \log \frac{P(u=1)}{P(u=0)} \quad \dots (1)$$

【0077】

すなわち、軟出力復号回路 70 は、MAP 復号器 71 に対して、受信語  $D8$  ( $\mathcal{Y}$ ) と、情報ビット  $u$  が “1” である確率  $P(u=1)$  と情報ビット  $u$  が “0” である確率  $P(u=0)$  との比の自然対数で表される符号の拘束条件がない事前確率情報  $D9$  ( $L(u)$ ) とを入力する。

【0078】

続いて、軟出力復号回路 70 は、MAP 復号器 71 によって、BCJR アルゴリズムに基づく MAP 復号を行い、次式 (2) で表される事後確率情報  $D20$  ( $L^*(u)$ ) を生成する。

【0079】

【数2】

$$L^*(u) = \log \frac{P(u=1|y)}{P(u=0|y)} \quad \dots (2)$$

【0080】

すなわち、軟出力復号回路70は、MAP復号器71によって、受信語D8（ $\mathcal{Y}$ ）を受信した際に情報ビットuが“1”である確率 $P(u=1|\mathcal{Y})$ と、受信語D8（ $\mathcal{Y}$ ）を受信した際に情報ビットuが“0”である確率 $P(u=0|\mathcal{Y})$ との比の自然対数で表される符号の拘束条件に基づく事後確率情報D20（ $L^*(u)$ ）を生成する。なお、この事後確率情報D20（ $L^*(u)$ ）は、対数尤度比（log likelihood ratio）とも呼ばれ、ここでは、受信語D8（ $\mathcal{Y}$ ）を受信した際の情報ビットuの尤度を示すものである。

【0081】

そして、軟出力復号回路70は、差分器72，73，74のそれぞれによって、次式（3）で表されるように、事後確率情報D20（ $L^*(u)$ ）と事前確率情報D9（ $L(u)$ ）との差分値である外部情報D10（ $L_e(u)$ ）を求める。

【0082】

【数3】

$$L_e(u) = L^*(u) - L(u) \quad \dots (3)$$

## 【 0 0 8 3 】

軟出力復号回路 7 0 は、このようにして外部情報 D 1 0 を生成し、この外部情報 D 1 0 を後段のデインターリーブ 8 0 に軟出力として出力する。なお、この外部情報 D 1 0 は、符号化装置 1 におけるインターリーブ 4 0 によりインターリーブされたインターリーブデータ D 5 に対応するものである。

## 【 0 0 8 4 】

デインターリーブ 8 0 は、符号化装置 1 におけるインターリーブ 4 0 によりインターリーブされたインターリーブデータ D 5 のビット配列を、それぞれ、元の符号化データ D 4 のビット配列に戻すように、軟出力復号回路 7 0 から出力される軟入力的外部情報 D 1 0 にデインターリーブを施す。デインターリーブ 8 0 は、デインターリーブして得られたデータを後段の軟出力復号回路 1 0 0 における符号ビットに対する事前確率情報 D 1 1 として出力する。

## 【 0 0 8 5 】

インターリーブ 9 0 は、軟出力復号回路 1 0 0 から出力された軟入力である符号ビットに対する外部情報 D 1 4 に対して、符号化装置 1 におけるインターリーブ 4 0 と同一の置換位置情報に基づいたインターリーブを施す。インターリーブ 9 0 は、インターリーブして得られたデータを軟出力復号回路 7 0 における情報ビットに対する事前確率情報 D 9 として出力する。

## 【 0 0 8 6 】

軟出力復号回路 1 0 0 は、符号化装置 1 における畳み込み符号化器 3 0 に対応して備えられるものである。軟出力復号回路 1 0 0 は、図 1 0 に示すように、上述した B C J R アルゴリズムに基づく M A P 復号を行う M A P 復号器 1 0 1 と、6 つの差分器 1 0 2, 1 0 3, 1 0 4, 1 0 5, 1 0 6, 1 0 7 とを有する。

## 【 0 0 8 7 】

M A P 復号器 1 0 1 は、デインターリーブ 8 0 から出力された軟入力である 3 ビットの符号ビットに対する事前確率情報  $D 1 1_1$ ,  $D 1 1_2$ ,  $D 1 1_3$  と、インターリーブ 1 2 0 から供給された軟入力である 3 ビットの情報ビットに対する事前確率情報  $D 1 2_1$ ,  $D 1 2_2$ ,  $D 1 2_3$  とを入力し、B C J R アルゴリズムに基づく M A P 復号を行い、3 ビットの情報ビットに対する事後確率情報  $D 2 1_1$ ,

$D 2 1_2$ ,  $D 2 1_3$ を生成するとともに、3ビットの符号ビットに対する事後確率情報 $D 2 2_1$ ,  $D 2 2_2$ ,  $D 2 2_3$ を生成する。MAP復号器101は、生成した事後確率情報 $D 2 1_1$ を差分器102に供給するとともに、生成した事後確率情報 $D 2 1_2$ を差分器103に供給するとともに、生成した事後確率情報 $D 2 1_3$ を差分器104に供給する。また、MAP復号器101は、生成した事後確率情報 $D 2 2_1$ を差分器105に供給するとともに、生成した事後確率情報 $D 2 2_2$ を差分器106に供給するとともに、生成した事後確率情報 $D 2 2_3$ を差分器107に供給する。

## 【0088】

差分器102は、軟入力とされる事後確率情報 $D 2 1_1$ と軟入力とされる事前確率情報 $D 1 2_1$ との差分値を求め、この差分値を符号の拘束条件により求まる3ビットの情報ビットに対する外部情報 $D 1 3$ のうちの1ビットの外部情報 $D 1 3_1$ として後段のデインターリーバ110に軟出力として出力する。

## 【0089】

差分器103は、軟入力とされる事後確率情報 $D 2 1_2$ と軟入力とされる事前確率情報 $D 1 2_2$ との差分値を求め、この差分値を3ビットの情報ビットに対する外部情報 $D 1 3$ のうちの1ビットの外部情報 $D 1 3_2$ として後段のデインターリーバ110に軟出力として出力する。

## 【0090】

差分器104は、軟入力とされる事後確率情報 $D 2 1_3$ と軟入力とされる事前確率情報 $D 1 2_3$ との差分値を求め、この差分値を3ビットの情報ビットに対する外部情報 $D 1 3$ のうちの1ビットの外部情報 $D 1 3_3$ として後段のデインターリーバ110に軟出力として出力する。

## 【0091】

差分器105は、軟入力とされる事後確率情報 $D 2 2_1$ と軟入力とされる事前確率情報 $D 1 1_1$ との差分値を求め、この差分値を3ビットの符号ビットに対する外部情報 $D 1 4$ のうちの1ビットの外部情報 $D 1 4_1$ としてインターリーバ90に軟出力として出力する。



## 【 0 0 9 2 】

差分器 1 0 6 は、軟入力とされる事後確率情報  $D 2 2_2$  と軟入力とされる事前確率情報  $D 1 1_2$  との差分値を求め、この差分値を 3 ビットの符号ビットに対する外部情報  $D 1 4$  のうちの 1 ビットの外部情報  $D 1 4_2$  としてインターリーバ 9 0 に軟出力として出力する。

## 【 0 0 9 3 】

差分器 1 0 7 は、軟入力とされる事後確率情報  $D 2 2_3$  と軟入力とされる事前確率情報  $D 1 1_3$  との差分値を求め、この差分値を 3 ビットの符号ビットに対する外部情報  $D 1 4$  のうちの 1 ビットの外部情報  $D 1 4_3$  としてインターリーバ 9 0 に軟出力として出力する。

## 【 0 0 9 4 】

このような軟出力復号回路 1 0 0 は、デインターリーバ 8 0 から出力された軟入力の符号ビットに対する事前確率情報  $D 1 1$  を入力するとともに、インターリーバ 1 2 0 から供給された軟入力の情報ビットに対する事前確率情報  $D 1 2$  を入力し、これらの事前確率情報  $D 1 1$ 、 $D 1 2$  を用いて、BCJR アルゴリズムに基づく MAP 復号を行い、中符号の軟出力復号を行う。軟出力復号回路 1 0 0 は、符号の拘束条件により求められる外部情報  $D 1 3$ 、 $D 1 4$  を生成し、外部情報  $D 1 3$  を後段のデインターリーバ 1 1 0 に軟出力として出力するとともに、外部情報  $D 1 4$  をインターリーバ 9 0 に軟出力として出力する。

## 【 0 0 9 5 】

具体的に説明するために、情報ビットを  $u$ 、符号ビットを  $c$  とすると、軟出力復号回路 1 0 0 は、MAP 復号器 1 0 1 に対して、次式 (4) で表される事前確率情報  $D 1 2 (L(u))$  と、次式 (5) で表される事前確率情報  $D 1 1 (L(c))$  とを入力する。

【0096】

【数4】

$$L(u) = \log \frac{P(u=1)}{P(u=0)} \quad \dots (4)$$

【0097】

【数5】

$$L(c) = \log \frac{P(c=1)}{P(c=0)} \quad \dots (5)$$

【0098】

すなわち、軟出力復号回路100は、MAP復号器101に対して、情報ビットuが“1”である確率 $P(u=1)$ と、情報ビットuが“0”である確率 $P(u=0)$ との比の自然対数で表される符号の拘束条件に基づく事前確率情報D12 ( $L(u)$ )と、符号ビットcが“1”である確率 $P(c=1)$ と、符号ビットcが“0”である確率 $P(c=0)$ との比の自然対数で表される符号の拘束条件に基づく事前確率情報D11 ( $L(c)$ )とを入力する。なお、上式(4)及び上式(5)における右辺に記されるべき符号の拘束条件は、ここでは省略している。

【0099】

続いて、軟出力復号回路100は、MAP復号器101によって、BCJRアルゴリズムに基づくMAP復号を行い、次式(6)で表される事後確率情報D21 ( $L^*(u)$ )と、次式(7)で表される事後確率情報D22 ( $L^*(c)$ )と

を生成する。

【0100】

【数6】

$$L_*(u) = \log \frac{P(u=1)}{P(u=0)} \quad \dots (6)$$

【0101】

【数7】

$$L^*(c) = \log \frac{P(c=1)}{P(c=0)} \quad \dots (7)$$

【0102】

すなわち、軟出力復号回路100は、MAP復号器101によって、情報ビットuが“1”である確率 $P(u=1)$ と、情報ビットuが“0”である確率 $P(u=0)$ との比の自然対数で表される符号の拘束条件に基づく事後確率情報D21 ( $L^*(u)$ )と、符号ビットcが“1”である確率 $P(c=1)$ と、符号ビットcが“0”である確率 $P(c=0)$ との比の自然対数で表される符号の拘束条件に基づく事後確率情報D22 ( $L^*(c)$ )とを生成する。なお、上式(6)及び上式(7)における右辺に記されるべき符号の拘束条件は、ここでは省略している。また、これらの事後確率情報D21 ( $L^*(u)$ )と事後確率情報D22 ( $L^*(c)$ )とは、対数尤度比とも呼ばれ、ここではそれぞれ、情報ビットuの尤度と符号ビットcの尤度とを示すものである。

【0103】

そして、軟出力復号回路100は、差分器102, 103, 104のそれぞれによって、次式(8)で表されるように、事後確率情報 $D21(L^*(u))$ と事前確率情報 $D12(L(u))$ との差分値である外部情報 $D13(L_e(u))$ を求めるとともに、差分器105, 106, 107のそれぞれによって、次式(9)で表されるように、事後確率情報 $D22(L^*(c))$ と事前確率情報 $D11(L(c))$ との差分値である外部情報 $D14(L_e(c))$ を求める。

【0104】

【数8】

$$L_e(u) = L^*(u) - L(u) \quad \dots (8)$$

【0105】

【数9】

$$L_e(c) = L^*(c) - L(c) \quad \dots (9)$$

【0106】

軟出力復号回路100は、このようにして外部情報 $D13$ ,  $D14$ を生成し、外部情報 $D13$ を後段のデインターリーバ110に軟出力として出力するとともに、外部情報 $D14$ をインターリーバ90に軟出力として出力する。なお、外部情報 $D13$ は、符号化装置1におけるインターリーバ20によりインターリーブされたインターリーブデータ $D3$ に対応するものである。

## 【0107】

デインターリーブ110は、符号化装置1におけるインターリーブ20によりインターリーブされたインターリーブデータD3のビット配列を、それぞれ、元の符号化データD2のビット配列に戻すように、軟出力復号回路100から出力される軟入力的外部情報D13にデインターリーブを施す。デインターリーブ110は、デインターリーブして得られたデータを後段の軟出力復号回路130における符号ビットに対する事前確率情報D15として出力する。

## 【0108】

インターリーブ120は、軟出力復号回路130から出力された軟入力である符号ビットに対する外部情報D18に対して、符号化装置1におけるインターリーブ20と同一の置換位置情報に基づいたインターリーブを施す。インターリーブ120は、インターリーブして得られたデータを軟出力復号回路100における情報ビットに対する事前確率情報D12として出力する。

## 【0109】

軟出力復号回路130は、符号化装置1における畳み込み符号化器10に対応して備えられるものである。軟出力復号回路130は、図11に示すように、上述したBCJRアルゴリズムに基づくMAP復号を行うMAP復号器131と、5つの差分器132, 133, 134, 135, 136とを有する。

## 【0110】

MAP復号器131は、デインターリーブ110から出力された軟入力である3ビットの符号ビットに対する事前確率情報 $D15_1$ ,  $D15_2$ ,  $D15_3$ と、値が“0”である2ビットの情報ビットに対する事前確率情報 $D16_1$ ,  $D16_2$ とを入力し、BCJRアルゴリズムに基づくMAP復号を行い、2ビットの情報ビットに対する事後確率情報 $D23_1$ ,  $D23_2$ を生成するとともに、3ビットの符号ビットに対する事後確率情報 $D24_1$ ,  $D24_2$ ,  $D24_3$ を生成する。MAP復号器131は、生成した事後確率情報 $D23_1$ を差分器132に供給するとともに、生成した事後確率情報 $D23_2$ を差分器133に供給する。また、MAP復号器131は、生成した事後確率情報 $D24_1$ を差分器134に供給するとともに、生成した事後確率情報 $D24_2$ を差分器135に供給するとともに、生成

した事後確率情報  $D 2 4_3$  を差分器 1 3 6 に供給する。

【0 1 1 1】

差分器 1 3 2 は、軟入力とされる事後確率情報  $D 2 3_1$  と値が “0” である事前確率情報  $D 1 6_1$  との差分値、すなわち、事後確率情報  $D 2 3_1$  を符号の拘束条件により求まる 2 ビットの情報ビットに対する外部情報  $D 1 7$  のうちの 1 ビットの外部情報  $D 1 7_1$  として後段の 2 値化回路 1 4 0 に軟出力として出力する。

【0 1 1 2】

差分器 1 3 3 は、軟入力とされる事後確率情報  $D 2 3_2$  と値が “0” である事前確率情報  $D 1 6_2$  との差分値、すなわち、事後確率情報  $D 2 3_2$  を 2 ビットの情報ビットに対する外部情報  $D 1 7$  のうちの 1 ビットの外部情報  $D 1 7_2$  として後段の 2 値化回路 1 4 0 に軟出力として出力する。

【0 1 1 3】

差分器 1 3 4 は、軟入力とされる事後確率情報  $D 2 4_1$  と軟入力とされる事前確率情報  $D 1 5_1$  との差分値を求め、この差分値を 3 ビットの符号ビットに対する外部情報  $D 1 8$  のうちの 1 ビットの外部情報  $D 1 8_1$  としてインターリーバ 1 2 0 に軟出力として出力する。

【0 1 1 4】

差分器 1 3 5 は、軟入力とされる事後確率情報  $D 2 4_2$  と軟入力とされる事前確率情報  $D 1 5_2$  との差分値を求め、この差分値を 3 ビットの符号ビットに対する外部情報  $D 1 8$  のうちの 1 ビットの外部情報  $D 1 8_2$  としてインターリーバ 1 2 0 に軟出力として出力する。

【0 1 1 5】

差分器 1 3 6 は、軟入力とされる事後確率情報  $D 2 4_3$  と軟入力とされる事前確率情報  $D 1 5_3$  との差分値を求め、この差分値を 3 ビットの符号ビットに対する外部情報  $D 1 8$  のうちの 1 ビットの外部情報  $D 1 8_3$  としてインターリーバ 1 2 0 に軟出力として出力する。

【0 1 1 6】

このような軟出力復号回路 1 3 0 は、デインターリーバ 1 1 0 から出力された軟入力の符号ビットに対する事前確率情報  $D 1 5$  を入力するとともに、値が “0

”である情報ビットに対する事前確率情報D16を入力し、これらの事前確率情報D15, D16を用いて、BCJRアルゴリズムに基づくMAP復号を行い、外符号の軟出力復号を行う。軟出力復号回路130は、符号の拘束条件により求められる外部情報D17, D18を生成し、外部情報D17を後段の2値化回路140に軟出力として出力するとともに、外部情報D18をインターリーバ120に軟出力として出力する。

## 【0117】

具体的に説明するために、上述したように、情報ビットを $u$ 、符号ビットを $c$ とすると、軟出力復号回路130は、MAP復号器131に対して、上式(4)で表される事前確率情報D16( $L(u)$ )と、上式(5)で表される符号の拘束条件に基づく事前確率情報D15( $L(c)$ )とを入力する。なおここでは、事前確率情報D16( $L(u)$ )は、“0”であるが、これは、情報ビット $u$ が“0”であるか“1”であるかの確率が $1/2$ であることを示すことに他ならない。

## 【0118】

続いて、軟出力復号回路130は、MAP復号器131によって、BCJRアルゴリズムに基づくMAP復号を行い、上式(6)で表される事後確率情報D23( $L^*(u)$ )と、上式(7)で表される事後確率情報D24( $L^*(c)$ )とを生成する。すなわち、軟出力復号回路130は、MAP復号器131によって、情報ビット $u$ が“1”である確率 $P(u=1)$ と、情報ビット $u$ が“0”である確率 $P(u=0)$ との比の自然対数で表される符号の拘束条件に基づく事後確率情報D23( $L^*(u)$ )と、符号ビット $c$ が“1”である確率 $P(c=1)$ と、符号ビット $c$ が“0”である確率 $P(c=0)$ との比の自然対数で表される符号の拘束条件に基づく事後確率情報D24( $L^*(c)$ )とを生成する。なお、これらの事後確率情報D23( $L^*(u)$ )と事後確率情報D24( $L^*(c)$ )とは、対数尤度比とも呼ばれ、ここではそれぞれ、情報ビット $u$ の尤度と符号ビット $c$ の尤度とを示すものである。

## 【0119】

そして、軟出力復号回路130は、差分器132, 133のそれぞれによって

、上式(8)で表されるように、事後確率情報D23 ( $L^*(u)$ )と事前確率情報D16 ( $L(u)$ )との差分値である外部情報D17 ( $L_e(u)$ )を求めるとともに、差分器134, 135, 136のそれぞれによって、上式(9)で表されるように、事後確率情報D24 ( $L^*(c)$ )と事前確率情報D15 ( $L(c)$ )との差分値である外部情報D18 ( $L_e(c)$ )を求める。

## 【0120】

軟出力復号回路130は、このようにして外部情報D17, D18を生成し、外部情報D17を後段の2値化回路140に軟出力として出力するとともに、外部情報D18をインターリーバ120に軟出力として出力する。

## 【0121】

なお、軟出力復号回路130は、情報ビットに対する事前確率情報D16が“0”であることから、差分器132, 133を必ずしも備える必要はない。

## 【0122】

2値化回路140は、軟出力復号回路130により生成された軟出力の外部情報D17、すなわち、事後確率情報D23に基づいて、軟出力復号回路130から供給された外部情報D17を2値化し、硬出力(hard-output)の復号データD19として出力する。

## 【0123】

このような復号装置3は、符号化装置1における畳み込み符号化器50, 30, 10のそれぞれに対応する軟出力復号回路70, 100, 130を備えることによって、復号複雑度が高い符号を複雑度の小さい要素に分解し、軟出力復号回路70, 100, 130の間の相互作用により特性を逐次的に向上させることができる。復号装置3は、受信語D8を入力すると、軟出力復号回路70乃至軟出力復号回路130の復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、所定の回数の復号動作の結果得られた軟出力の外部情報D17、すなわち、事後確率情報D23に基づいて、復号データD19を出力する。

## 【0124】

以上説明したように、符号化装置1と復号装置3とを用いて構成されるデータ送受信システムにおいては、符号化装置1は、畳み込み符号化器10, 30, 5



0を縦列に接続し、外符号の符号化として符号化率が“ $k/(k+1)$ ” ( $k$ は2以上の任意の自然数)で表される畳み込み演算を行った後、中符号及び内符号の符号化として符号化率が“1”の畳み込み演算を行うことによって、全体の符号化率を“ $k/(k+1)$ ”という高い値に保つことができる。また、符号化装置1は、畳み込み演算を反復することによって、高い符号化率の下に高性能の符号化を行うことができる。そして、復号装置3は、符号化装置1における畳み込み符号化器50, 30, 10のそれぞれに対応する軟出力復号回路70, 100, 130を接続して備えることによって、高精度の復号を行うことができる。すなわち、これらの符号化装置1と復号装置3とを用いて構成されるデータ送受信システムは、高性能でのSCTCM方式による符号化及び復号を実現するものであり、ユーザに高い信頼性を提供することができるものである。

## 【0125】

なお、本発明は、上述した実施の形態に限定されるものではなく、例えば、符号化装置における中符号の符号化を行う畳み込み符号化器は1つである必要はなく、2つ以上であってもよく、符号化装置全体として4つ以上の畳み込み符号化器を備えてもよいことは勿論である。この場合、符号化装置は、複数の中符号の符号化を行う畳み込み符号化器間にインターリーバを備えることはいうまでもない。

## 【0126】

また、符号化装置としては、畳み込み演算による符号化を行うもの以外であってもよく、本発明は、上述した実施の形態として示した畳み込み符号化器を、畳み込み演算以外の他の符号化器に置換しても適用できるものである。

## 【0127】

さらに、上述した実施の形態では、符号化装置における外符号の符号化として、符号化率が“ $2/3$ ”の符号化を行い、中符号及び内符号の符号化として符号化率が“1”の符号化を行うものとして説明したが、本発明は、これに拘泥するものではなく、例えば、外符号の符号化率を“ $2/4 = 1/2$ ”とし、中符号の符号化率を“ $4/3$ ”とし、内符号の符号化率を“1”とするといったように、少なくとも1度は“1”以上の符号化率の符号化を行い、全体として符号化率が

“ $k / (k + 1)$  ( $= 2 / 3$ )” とする場合にも適用可能である。

【 0 1 2 8 】

さらにまた、上述した実施の形態では、多値変調として 8 P S K 変調方式を適用して説明したが、本発明は、例えば、符号化装置における符号化率を全体として “ $3 / 4$ ” とし、1 6 Q A M (16-Quadrature Amplitude Modulation) 変調方式の伝送シンボルにマッピングするといったように、他の多値変調方式にも適用できる。

【 0 1 2 9 】

また、上述した実施の形態では、復号装置における軟出力復号回路として、B C J R アルゴリズムに基づく M A P 復号を行うものについて説明したが、本発明は、例えばいわゆる S O V A (Soft Output Viterbi Algorithm) による復号を行うといったように、他の軟出力復号にも適用可能である。

【 0 1 3 0 】

さらに、上述した実施の形態では、符号化装置及び復号装置をデータ送受信システムにおける送信装置及び受信装置に適用して説明したが、本発明は、例えばフロッピーディスク、C D - R O M 又は M O (Magneto Optical) といった磁気、光又は光磁気ディスク等の記録媒体に対する記録及び／又は再生を行う記録及び／又は再生装置に適用することもできる。この場合、符号化装置により符号化されたデータは、無記憶通信路に等価とされる記録媒体に記録され、復号装置により復号されて再生される。

【 0 1 3 1 】

さらにまた、上述した実施の形態では、符号化装置及び復号装置ともハードウェアにより構成された装置であるものとして説明したが、これらの符号化装置及び復号装置とも、例えばワークステーションやパーソナルコンピュータといったコンピュータ装置において実行可能なソフトウェアとして実現することが可能である。以下、この例について、図 1 2 を参照して説明する。

【 0 1 3 2 】

コンピュータ装置 1 5 0 は、同図に示すように、各部を統括して制御する C P U (Central Processing Unit) 1 5 1 と、各種プログラムを含む情報を格納す

る読みとり専用のROM152と、ワークエリアとして機能するRAM (Random Access Memory) 153と、各種プログラムやデータ等の記録及び／又は再生を行うHDD (Hard Disk Drive) 154と、これらのCPU151、ROM152、RAM153及びHDD154を接続するバス155と、CPU151、ROM152、RAM153及びHDD154と後述する表示部157、入力部158、通信部159及びドライブ160との間でデータの入出力を行うための入出力インターフェース156と、各種情報を表示する表示部157と、ユーザによる操作を受け付ける入力部158と、外部との通信を行うための通信部159と、着脱自在とされる記録媒体170に対する各種情報の記録及び／又は再生を行うドライブ160とを備える。

## 【0133】

CPU151は、バス155を介してROM152、RAM153及びHDD154と接続しており、これらのROM152、RAM153及びHDD154を制御する。また、CPU151は、バス155を介して入出力インターフェース156に接続しており、この入出力インターフェース156に接続されている表示部157、入力部158、通信部159及びドライブ160を制御する。さらに、CPU151は、ROM152、HDD154又はドライブ160に装着された記録媒体170に記録されている各種プログラムを実行する。

## 【0134】

ROM152は、各種プログラムを含む情報を格納している。このROM152に格納されている情報は、CPU151の制御の下に読み出される。

## 【0135】

RAM153は、CPU151が各種プログラムを実行する際のワークエリアとして機能し、CPU151の制御の下に、各種データを一時記憶する。

## 【0136】

HDD154は、CPU151の制御の下に、ハードディスクに対して各種プログラムやデータ等の記録及び／又は再生を行う。

## 【0137】

バス155は、CPU151の制御の下に、ROM152、RAM153及び

HDD 1 5 4 から読み出された各種データ等を伝送するとともに、RAM 1 5 3 及びHDD 1 5 4 に記録する各種データ等を伝送する。

## 【0 1 3 8】

入出力インターフェース 1 5 6 は、CPU 1 5 1 の制御の下に表示部 1 5 7 に各種情報を表示するためのインターフェースと、ユーザにより入力部 1 5 8 を介して操作された内容を示す制御信号をCPU 1 5 1 に対して伝送するためのインターフェースと、CPU 1 5 1 の制御の下に通信部 1 5 9 を介して外部との間でデータを入出力するためのインターフェースと、ドライブ 1 6 0 に装着された記録媒体 1 7 0 に対して各種情報の記録及び／又は再生を行うためのインターフェースとを有し、CPU 1 5 1、ROM 1 5 2、RAM 1 5 3 及びHDD 1 5 4 からのデータを表示部 1 5 7、入力部 1 5 8、通信部 1 5 9 及びドライブ 1 6 0 に対して出力したり、表示部 1 5 7、入力部 1 5 8、通信部 1 5 9 及びドライブ 1 6 0 からのデータをCPU 1 5 1、ROM 1 5 2、RAM 1 5 3 及びHDD 1 5 4 に対して入力する。

## 【0 1 3 9】

表示部 1 5 7 は、例えばLCD (Liquid Crystal Display) からなり、CPU 1 5 1 の制御の下に、例えばHDD 1 5 4 に記録されていたデータ等の各種情報を表示する。

## 【0 1 4 0】

入力部 1 5 8 は、例えばユーザによるキーボードやマウスの操作を受け付け、操作内容を示す制御信号をCPU 1 5 1 に対して出力する。

## 【0 1 4 1】

通信部 1 5 9 は、CPU 1 5 1 の制御の下に、例えばネットワーク回線や衛星回線等により外部との通信を行うインターフェースとして機能する。

## 【0 1 4 2】

ドライブ 1 6 0 は、例えばフロッピーディスク、CD-ROM又はMOといった磁気、光又は光磁気ディスク等の記録媒体 1 7 0 を着脱し、CPU 1 5 1 の制御の下に、装着された記録媒体 1 7 0 に対する各種情報の記録及び／又は再生を行う。

## 【0143】

このようなコンピュータ装置150は、CPU151によって、上述した符号化装置1における符号化処理及び／又は復号装置3における復号処理をプログラムを実行することにより実現する。

## 【0144】

まず、コンピュータ装置150における符号化処理について説明する。コンピュータ装置150は、例えばユーザが符号化プログラムを実行するための所定の操作を行うと、入力部158によって、操作内容を示す制御信号をCPU151に対して供給する。これに応じて、コンピュータ装置150は、CPU151によって、符号化プログラムをRAM153にロードして実行し、符号化して得られた符号化伝送シンボルを通信部159を介して外部へと出力するとともに、必要に応じて、表示部157に処理結果等を表示する。

## 【0145】

ここで、符号化プログラムは、例えば記録媒体170により提供されるものであって、CPU151の制御の下に、この記録媒体170から直接読み出されてもよく、ハードディスクに1度記録されたものが読み出されてもよい。また、符号化プログラムは、ROM152に予め格納されていてもよい。さらに、符号化の対象とするデータは、ここではハードディスクに記録されているものとする。なお、このデータは、上述した入力データD1に対応するものである。

## 【0146】

具体的には、コンピュータ装置150は、CPU151により符号化プログラムを実行すると、CPU151の制御の下に、ハードディスクに記録されている所望のデータを読み出し、このデータに対して外符号の符号化として符号化率“ $2/3$ ”の畳み込み演算を行い、上述した符号化データD2に対応する符号化データを生成する。

## 【0147】

続いて、コンピュータ装置150は、CPU151の制御の下に、生成した符号化データに対してインターリーブを施し、上述したインターリーブデータD3に対応するインターリーブデータを生成する。

## 【0148】

続いて、コンピュータ装置150は、CPU151の制御の下に、生成したインターリーブデータに対して中符号の符号化として符号化率が“ $3/3=1$ ”の畳み込み演算を行い、上述した符号化データD4に対応する符号化データを生成する。

## 【0149】

続いて、コンピュータ装置150は、CPU151の制御の下に、生成した符号化データに対してインターリーブを施し、上述したインターリーブデータD5に対応するインターリーブデータを生成する。

## 【0150】

続いて、コンピュータ装置150は、CPU151の制御の下に、生成したインターリーブデータに対して内符号の符号化として符号化率が“ $3/3=1$ ”の畳み込み演算を行い、上述した符号化データD6に対応する符号化データを生成する。

## 【0151】

そして、コンピュータ装置150は、CPU151の制御の下に、生成した符号化データを例えば8PSK変調方式の伝送シンボルにマッピングし、上述した符号化伝送シンボルD7に対応する符号化伝送シンボルを生成する。

## 【0152】

コンピュータ装置150は、CPU151の制御の下に、生成した符号化伝送シンボルを1度ハードディスク等に記録した後、所望のタイミングで符号化伝送シンボルを読み出し、通信部159を介して外部へと出力するとともに、必要に応じて、表示部157に処理結果等を表示する。なお、生成した符号化伝送シンボルは、記録媒体170等に記録することもできる。

## 【0153】

このように、コンピュータ装置150は、上述した符号化装置1における符号化処理を符号化プログラムを実行することにより実現することができる。

## 【0154】

つぎに、コンピュータ装置150における復号処理について説明する。コンピ

ユーザ装置 1 5 0 は、例えばユーザが復号プログラムを実行するための所定の操作を行うと、入力部 1 5 8 によって、操作内容を示す制御信号を CPU 1 5 1 に対して供給する。これに応じて、コンピュータ装置 1 5 0 は、CPU 1 5 1 によって、復号プログラムを RAM 1 5 3 にロードして実行し、通信部 1 5 9 を介して外部から受信し、上述した受信語 D 8 に対応するものでありハードディスク等に記録されている受信語を復号するとともに、必要に応じて、表示部 1 5 7 に処理結果等を表示する。

## 【 0 1 5 5 】

なお、復号プログラムも、符号化プログラムと同様に、例えば記録媒体 1 7 0 により提供されるものであって、CPU 1 5 1 の制御の下に、この記録媒体 1 7 0 から直接読み出されてもよく、ハードディスクに 1 度記録されたものが読み出されてもよい。また、復号プログラムは、ROM 1 5 2 に予め格納されていてもよい。

## 【 0 1 5 6 】

具体的には、コンピュータ装置 1 5 0 は、CPU 1 5 1 により復号プログラムを実行すると、CPU 1 5 1 の制御の下に、ハードディスクから読み出した受信語、若しくは通信部 1 5 9 を介して受信した受信語に対して例えば BCJR アルゴリズムに基づく MAP 復号を行うことによって、内符号の軟出力復号を行い、上述した外部情報 D 1 0 に対応する外部情報を生成する。

## 【 0 1 5 7 】

続いて、コンピュータ装置 1 5 0 は、CPU 1 5 1 の制御の下に、生成した外部情報にデインターリーブを施し、上述した事前確率情報 D 1 1 に対応する事前確率情報を生成する。

## 【 0 1 5 8 】

続いて、コンピュータ装置 1 5 0 は、CPU 1 5 1 の制御の下に、生成した事前確率情報に対して例えば BCJR アルゴリズムに基づく MAP 復号を行うことによって、中符号の軟出力復号を行い、上述した外部情報 D 1 3, D 1 4 に対応する外部情報を生成する。

## 【0159】

続いて、コンピュータ装置150は、CPU151の制御の下に、上述した外部情報D13に対応する外部情報にデインターリーブを施し、上述した事前確率情報D15に対応する事前確率情報を生成するとともに、上述した外部情報D14に対応する外部情報にインターリーブを施し、上述した事前確率情報D9に対応する事前確率情報を生成する。

## 【0160】

続いて、コンピュータ装置150は、CPU151の制御の下に、上述した事前確率情報D15に対応する事前確率情報に対して例えばBCJRアルゴリズムに基づくMAP復号を行うことによって、外符号の軟出力復号を行い、上述した外部情報D18に対応する外部情報を生成し、この外部情報にインターリーブを施し、上述した事前確率情報D12に対応する事前確率情報を生成する。

## 【0161】

そして、コンピュータ装置150は、CPU151の制御の下に、このような復号動作を例えば数回乃至数十回といった所定の回数だけ反復して行い、上述した外部情報D17に対応する所定の回数の復号動作の結果得られた軟出力の外部情報に基づいて、硬出力の復号データを出力する。

## 【0162】

コンピュータ装置150は、CPU151の制御の下に、得られた復号データをハードディスク等に記録し、必要に応じて、表示部157に処理結果等を表示する。なお、得られた復号データは、記録媒体170等に記録することもできる。

## 【0163】

このように、コンピュータ装置150は、上述した復号装置3における復号処理を復号プログラムを実行することにより実現することができる。

## 【0164】

以上のように、本発明は、その趣旨を逸脱しない範囲で適宜変更が可能であることはいうまでもない。



【 0 1 6 5 】

## 【発明の効果】

以上詳細に説明したように、本発明にかかる符号化装置は、入力されたデータに対して縦列連接符号化変調を行う符号化装置であって、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化手段と、この第 1 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換手段と、この第 1 の置換手段よりも後段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う少なくとも 1 つ以上の第 2 の符号化手段と、この少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに縦列に接続し、前段の第 2 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 2 の置換手段と、最終段の第 2 の置換手段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化手段と、この第 3 の符号化手段により符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える。

【 0 1 6 6 】

したがって、本発明にかかる符号化装置は、第 1 の符号化手段によって、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行い、第 1 の置換手段によって、第 1 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、少なくとも 1 つ以上の第 2 の符号化手段と第 2 の置換手段によって、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行い、前段の第 2 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、第 3 の符号化手段によって、最終段の第 2 の置換手段から入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行い、マッピング手段によって、第 3 の符号化手段により符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングすることによって、高い符号化率の下に高性能の縦列連接符号化変調方式による符号化を行

うことができる。

【0167】

また、本発明にかかる符号化方法は、入力されたデータに対して縦列連接符号化変調を行う符号化方法であって、入力された $k$ ビットのデータに対して符号化率が $k/(k+1)$ の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された $(k+1)$ ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有する。

【0168】

したがって、本発明にかかる符号化方法は、第1の符号化工程にて、入力された $k$ ビットのデータに対して符号化率が $k/(k+1)$ の符号化を行い、第1の置換工程にて、第1の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、符号化処理工程にて、入力された $(k+1)$ ビットのデータに対して少なくとも1回以上の処理を行い、第3の符号化工程にて、符号化処理工程にて処理されて入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行い、マッピング工程にて、第3の符号化工程にて符号化された $(k+1)$ ビットのデータを所定の変調方式の伝送シンボルにマッピングし、符号化処理工程では、第2の符号化工程にて、符号化率が1の符号化を行い、第2の置換工程にて、第2の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えることによって、高い符号化率の下に高性能の縦列連接符号化変調方式による符号化を行うことを可能とする。

## 【 0 1 6 9 】

さらに、本発明にかかる符号化プログラムが記録された記録媒体は、入力されたデータに対して縦列連接符号化変調を行うコンピュータ制御可能な符号化プログラムが記録された記録媒体であって、符号化プログラムは、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、この第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、この第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第 2 の符号化工程と、この第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有する。

## 【 0 1 7 0 】

したがって、本発明にかかる符号化プログラムが記録された記録媒体は、第 1 の符号化工程にて、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行い、第 1 の置換工程にて、第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、符号化処理工程にて、入力された  $(k + 1)$  ビットのデータに対して少なくとも 1 回以上の処理を行い、第 3 の符号化工程にて、符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行い、マッピング工程にて、第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングし、符号化処理工程では、第 2 の符号化工程にて、符号化率が 1 の符号化を行い、第 2 の置換工程にて、第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える符号化プログラムを提供することができる。そのため、この符号化プログラムが提供された装置は、高い符号

化率の下に高性能の縦列連接符号化変調方式による符号化を行うことが可能となる。

【 0 1 7 1 】

さらにまた、本発明にかかる復号装置は、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化手段と、この第 1 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換手段と、この第 1 の置換手段よりも後段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う少なくとも 1 つ以上の第 2 の符号化手段と、少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに縦列に接続し、前段の第 2 の符号化手段により符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも 1 つ以上の第 2 の置換手段と、最終段の第 2 の置換手段に縦列に接続し、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化手段と、この第 3 の符号化手段により符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング手段とを備える符号化機器により縦列連接符号化変調された符号の復号を行う復号装置であって、第 3 の符号化手段に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 1 の軟出力復号手段と、この第 1 の軟出力復号手段よりも後段に縦列に接続し、第 2 の置換手段により並べ替えられた  $(k + 1)$  ビットのデータのビット配列を、第 2 の符号化手段により符号化された  $(k + 1)$  ビットのデータのビット配列に戻すように、入力された軟入力の  $(k + 1)$  ビットのデータを並べ替える少なくとも 1 つ以上の第 1 の逆置換手段と、少なくとも 1 つ以上の第 2 の符号化手段のそれぞれに対応して備えられ且つ少なくとも 1 つ以上の第 1 の逆置換手段のそれぞれに縦列に接続し、第 1 の逆置換手段から出力された軟入力である  $(k + 1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う少なくとも 1 つ以上の第 2 の軟出力復号手段と、第 2 の置換手段のそれぞれと同一の置換位置情

報に基づいて、少なくとも1つ以上の第2の軟出力復号手段のそれぞれから出力された軟入力のある(k+1)個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える少なくとも1つ以上の第3の置換手段と、最終段の第2の軟出力復号手段に縦列に接続し、第1の置換手段により並べ替えられた(k+1)ビットのデータのビット配列を、第1の符号化手段により符号化された(k+1)ビットのデータのビット配列に戻すように、入力された軟入力のある(k+1)ビットのデータを並べ替える第2の逆置換手段と、第1の符号化手段に対応して備えられ且つ第2の逆置換手段に縦列に接続し、第2の逆置換手段から出力された軟入力である(k+1)ビットの符号ビットに対する事前確率情報と、入力された軟入力である(k+1)ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第3の軟出力復号手段と、第1の置換手段と同一の置換位置情報に基づいて、第3の軟出力復号手段から出力された軟入力のある(k+1)個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第4の置換手段とを備える。

【0172】

したがって、本発明にかかる復号装置は、第1の軟出力復号手段によって、入力された軟入力である受信語と、入力された軟入力である(k+1)ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、少なくとも1つ以上の第1の逆置換手段、第2の軟出力復号手段及び第3の置換手段によって、入力された軟入力のある(k+1)ビットのデータを並べ替え、第1の逆置換手段から出力された軟入力である(k+1)ビットの符号ビットに対する事前確率情報と、入力された軟入力である(k+1)ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第2の置換手段のそれぞれと同一の置換位置情報に基づいて、少なくとも1つ以上の第2の軟出力復号手段のそれぞれから出力された軟入力のある(k+1)個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替え、第2の逆置換手段によって、入力された軟入力のある(k+1)ビットのデータを並べ替え、第3の軟出力復号手段によって、第2の逆置換手段から出力された軟入力である(k+1)ビットの符号ビットに対する事前確率情報と、入力された軟入力である(k+1)ビットの情報ビットに対する事前

確率情報とを用いて軟出力復号を行い、第4の置換手段によって、第1の置換手段と同一の置換位置情報に基づいて、第3の軟出力復号手段から出力された軟入力 $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えることによって、縦列連接符号化変調方式により高い符号化率の下に符号化された符号の復号を高性能に行うことができる。

【0173】

また、本発明にかかる復号方法は、入力された $k$ ビットのデータに対して符号化率が $k/(k+1)$ の符号化を行う第1の符号化工程と、この第1の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第1の置換工程と、入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う第2の符号化工程を含む少なくとも1回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された $(k+1)$ ビットのデータに対して符号化率が1の符号化を行う第3の符号化工程と、この第3の符号化工程にて符号化された $(k+1)$ ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第2の符号化工程と、この第2の符号化工程にて符号化された $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第2の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行う復号方法であって、第3の符号化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第1の軟出力復号工程と、入力された軟入力 $(k+1)$ ビットのデータに対して、第1の逆置換工程と第2の軟出力復号工程と第3の置換工程とを含む少なくとも1回以上の処理を行う復号処理工程と、第1の置換工程にて並べ替えられた $(k+1)$ ビットのデータのビット配列を、第1の符号化工程にて符号化された $(k+1)$ ビットのデータのビット配列に戻すように、復号処理工程にて処理されて入力された軟入力 $(k+1)$ ビットのデータを並べ替える第2の逆置換工程と、第1の符号化工程に対応して備えられ、第2の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力



である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 3 の軟出力復号工程と、第 1 の置換工程と同一の置換位置情報に基づいて、第 3 の軟出力復号工程にて生成された軟入力  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 4 の置換工程とを備え、第 1 の逆置換工程は、第 2 の置換工程にて並べ替えられた  $(k+1)$  ビットのデータのビット配列を、第 2 の符号化工程にて符号化された  $(k+1)$  ビットのデータのビット配列に戻すように、入力された軟入力  $(k+1)$  ビットのデータを並べ替え、第 2 の軟出力復号工程は、少なくとも 1 つ以上の第 2 の符号化工程のそれぞれに対応して備えられ、第 1 の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第 3 の置換工程は、第 2 の置換工程のそれぞれと同一の置換位置情報に基づいて、少なくとも 1 つ以上の第 2 の軟出力復号工程のそれぞれにて生成された軟入力  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える。

【0174】

したがって、本発明にかかる復号方法は、第 1 の軟出力復号工程にて、入力された軟入力である受信語と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、復号処理工程にて、入力された  $(k+1)$  ビットのデータに対して少なくとも 1 回以上の処理を行い、第 2 の逆置換工程にて、復号処理工程にて処理されて入力された軟入力  $(k+1)$  ビットのデータを並べ替え、第 3 の軟出力復号工程にて、第 2 の逆置換工程にて並べ替えられた軟入力である  $(k+1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k+1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第 4 の置換工程にて、第 1 の置換工程と同一の置換位置情報に基づいて、第 3 の軟出力復号工程にて生成された軟入力  $(k+1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替えることによって、縦列連接符号化変調方式により高い符号化率の下に符号化された符号の復号を高性能に行うことを可能とする。



【 0 1 7 5 】

さらに、本発明にかかる復号プログラムが記録された記録媒体は、入力された  $k$  ビットのデータに対して符号化率が  $k / (k + 1)$  の符号化を行う第 1 の符号化工程と、この第 1 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 1 の置換工程と、入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 2 の符号化工程を含む少なくとも 1 回以上の処理を行う符号化処理工程と、この符号化処理工程にて処理されて入力された  $(k + 1)$  ビットのデータに対して符号化率が 1 の符号化を行う第 3 の符号化工程と、この第 3 の符号化工程にて符号化された  $(k + 1)$  ビットのデータを所定の変調方式の伝送シンボルにマッピングするマッピング工程とを備え、符号化処理工程は、第 2 の符号化工程と、この第 2 の符号化工程にて符号化された  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える第 2 の置換工程とを有する符号化方法により縦列連接符号化変調された符号の復号を行うコンピュータ制御可能な復号プログラムが記録された記録媒体であって、復号プログラムは、第 3 の符号化工程に対応して備えられ、入力された軟入力である受信語と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 1 の軟出力復号工程と、入力された軟入力の  $(k + 1)$  ビットのデータに対して、第 1 の逆置換工程と第 2 の軟出力復号工程と第 3 の置換工程とを含む少なくとも 1 回以上の処理を行う復号処理工程と、第 1 の置換工程にて並べ替えられた  $(k + 1)$  ビットのデータのビット配列を、第 1 の符号化工程にて符号化された  $(k + 1)$  ビットのデータのビット配列に戻すように、復号処理工程にて処理されて入力された軟入力の  $(k + 1)$  ビットのデータを並べ替える第 2 の逆置換工程と、第 1 の符号化工程に対応して備えられ、第 2 の逆置換工程にて並べ替えられた軟入力である  $(k + 1)$  ビットの符号ビットに対する事前確率情報と、入力された軟入力である  $(k + 1)$  ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行う第 3 の軟出力復号工程と、第 1 の置換工程と同一の置換位置情報に基づいて、第 3 の軟出力復号工程にて生成された軟入力の  $(k + 1)$  個のビット系列からなるデータを構成する各ビットの順序を置換して並





べ替える第4の置換工程とを備え、第1の逆置換工程は、第2の置換工程にて並べ替えられた $(k+1)$ ビットのデータのビット配列を、第2の符号化工程にて符号化された $(k+1)$ ビットのデータのビット配列に戻すように、入力された軟入力 $(k+1)$ ビットのデータを並べ替え、第2の軟出力復号工程は、少なくとも1つ以上の第2の符号化工程のそれぞれに対応して備えられ、第1の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第3の置換工程は、第2の置換工程のそれぞれと同一の置換位置情報に基づいて、少なくとも1つ以上の第2の軟出力復号工程のそれぞれにて生成された軟入力 $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える。

【0176】

したがって、本発明にかかる復号プログラムが記録された記録媒体は、第1の軟出力復号工程にて、入力された軟入力である受信語と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、復号処理工程にて、入力された $(k+1)$ ビットのデータに対して少なくとも1回以上の処理を行い、第2の逆置換工程にて、復号処理工程にて処理されて入力された軟入力 $(k+1)$ ビットのデータを並べ替え、第3の軟出力復号工程にて、第2の逆置換工程にて並べ替えられた軟入力である $(k+1)$ ビットの符号ビットに対する事前確率情報と、入力された軟入力である $(k+1)$ ビットの情報ビットに対する事前確率情報とを用いて軟出力復号を行い、第4の置換工程にて、第1の置換工程と同一の置換位置情報に基づいて、第3の軟出力復号工程にて生成された軟入力 $(k+1)$ 個のビット系列からなるデータを構成する各ビットの順序を置換して並べ替える復号プログラムを提供することができる。そのため、この復号プログラムが提供された装置は、縦列連接符号化変調方式により高い符号化率の下に符号化された符号の復号を高性能に行うことが可能となる。

## 【図面の簡単な説明】

## 【図 1】

本発明の実施の形態として示すデータ送受信システムを適用する通信モデルの構成を説明するブロック図である。

## 【図 2】

同データ送受信システムにおける符号化装置の構成を説明するブロック図である。

## 【図 3】

符号化装置が備える外符号の符号化を行う畳み込み符号化器の構成を説明するブロック図である。

## 【図 4】

符号化装置が備えるインターリーバの構成を説明するブロック図である。

## 【図 5】

符号化装置が備える中符号の符号化を行う畳み込み符号化器の構成を説明するブロック図である。

## 【図 6】

符号化装置が備えるインターリーバであり、図 4 に示したインターリーバとは異なるインターリーバの構成を説明するブロック図である。

## 【図 7】

符号化装置が備える内符号の符号化を行う畳み込み符号化器の構成を説明するブロック図である。

## 【図 8】

同データ送受信システムにおける復号装置の構成を説明するブロック図である。

## 【図 9】

復号装置が備える内符号の軟出力復号を行う軟出力復号回路の構成を説明するブロック図である。

## 【図 10】

復号装置が備える中符号の軟出力復号を行う軟出力復号回路の構成を説明する

ブロック図である。

【図 1 1】

復号装置が備える外符号の軟出力復号を行う軟出力復号回路の構成を説明するブロック図である。

【図 1 2】

コンピュータ装置の構成を説明するブロック図である。

【図 1 3】

通信モデルの構成を説明するブロック図である。

【図 1 4】

従来の符号化装置の構成を説明するブロック図である。

【図 1 5】

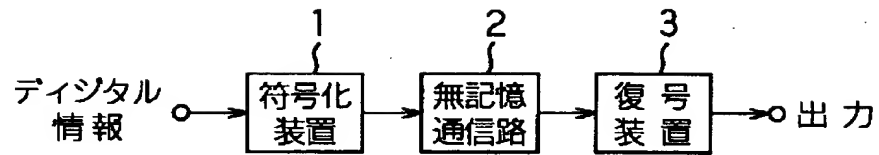
従来の復号装置の構成を説明するブロック図である。

【符号の説明】

1 符号化装置、 3 復号装置、 10, 30, 50 畳み込み符号化器、  
20, 40, 90, 120 インターリーバ、 60 多値変調マッピング回  
路、 70, 100, 130 軟出力復号回路、 80, 110 デインターリ  
ーバ、 140 2値化回路、 150 コンピュータ装置、 151 CPU  
、 170 記録媒体

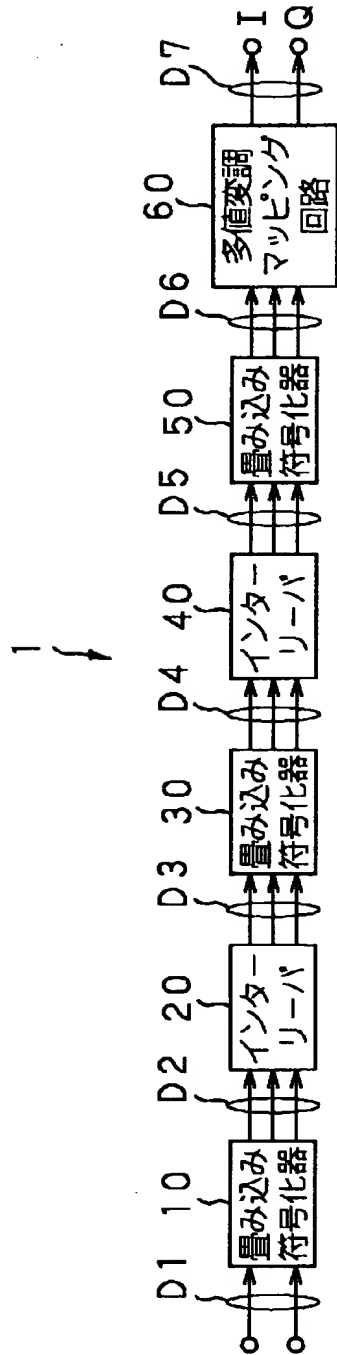
【書類名】 図面

【図 1】



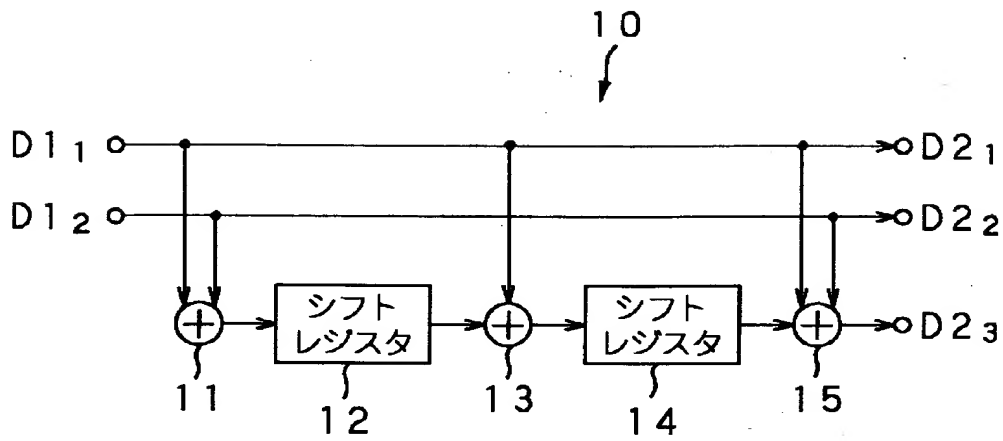
通信モデルの構成ブロック図

【図 2】



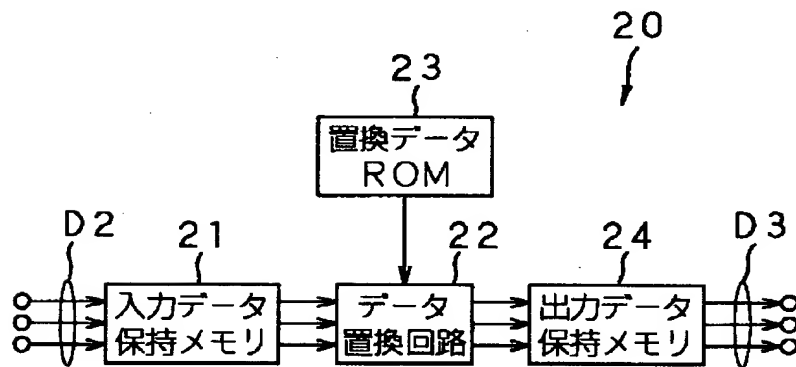
符号化装置の構成ブロック図

【図 3】



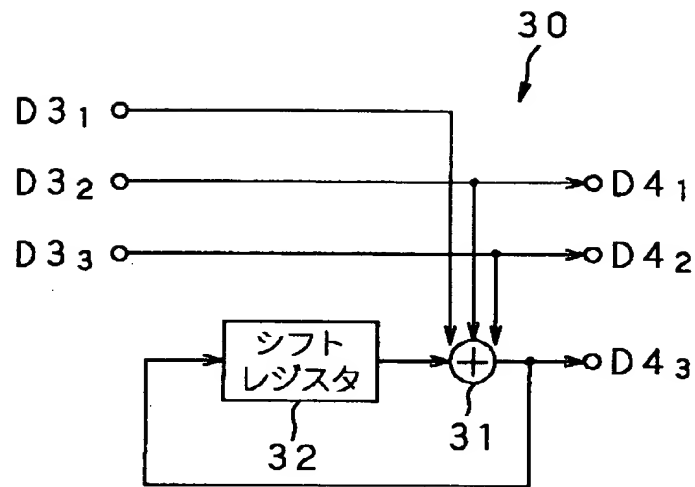
畳み込み符号化器の構成ブロック図

【図 4】



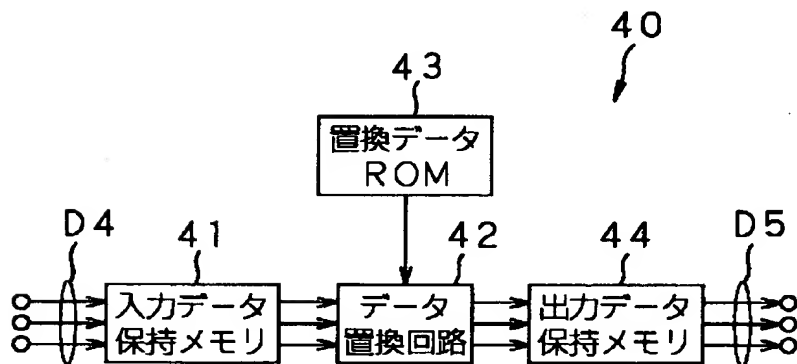
インターリーバの構成ブロック図

【図 5】



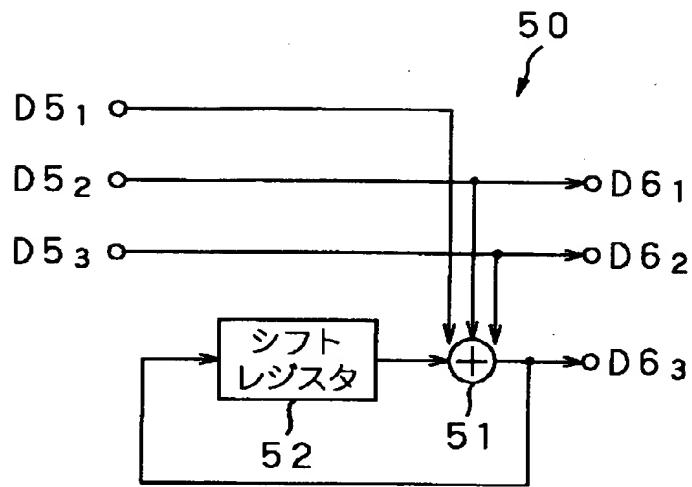
畳み込み符号化器の構成ブロック図

【図 6】



インターリーバの構成ブロック図

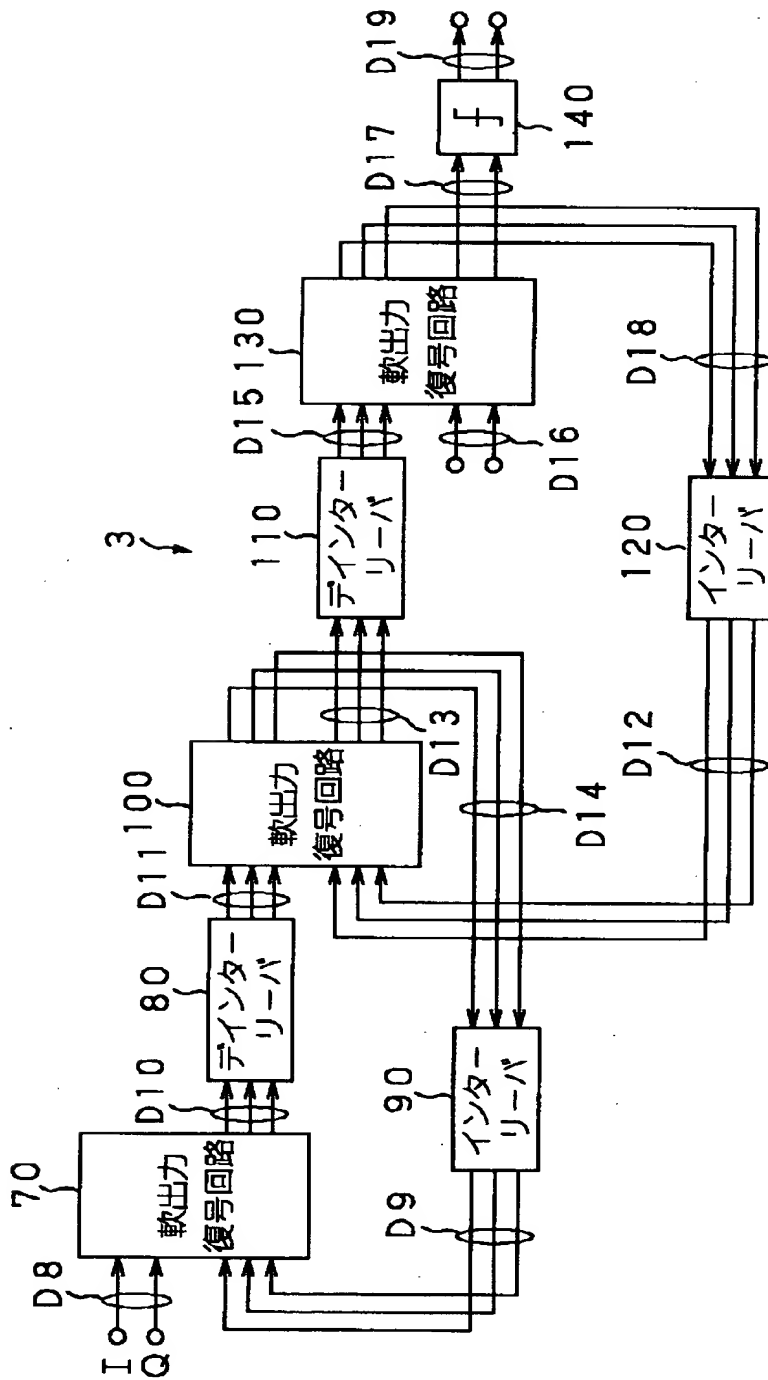
【図 7】



畳み込み符号化器の構成ブロック図

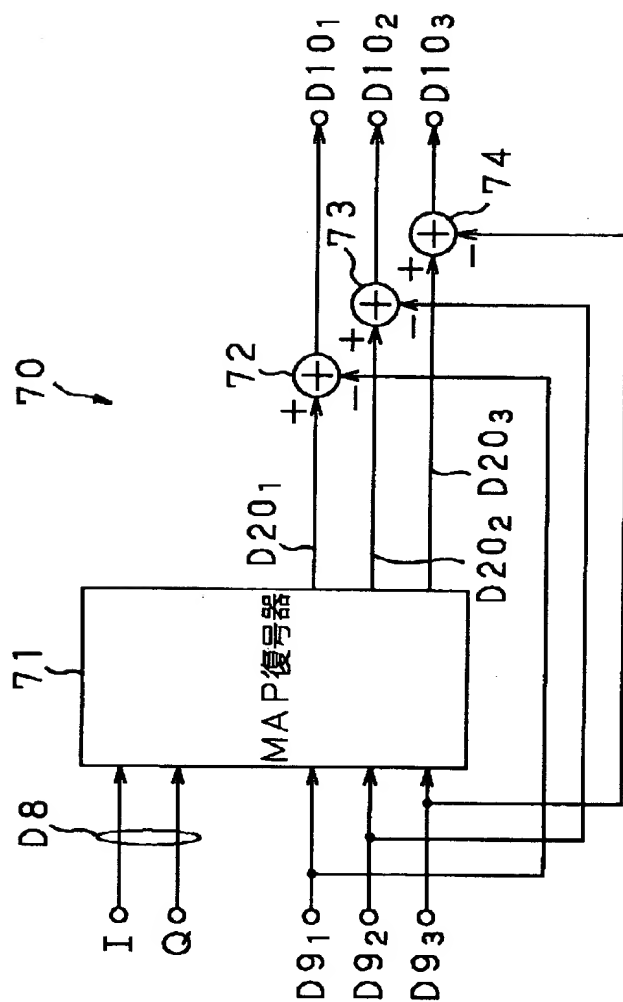


【図 8】



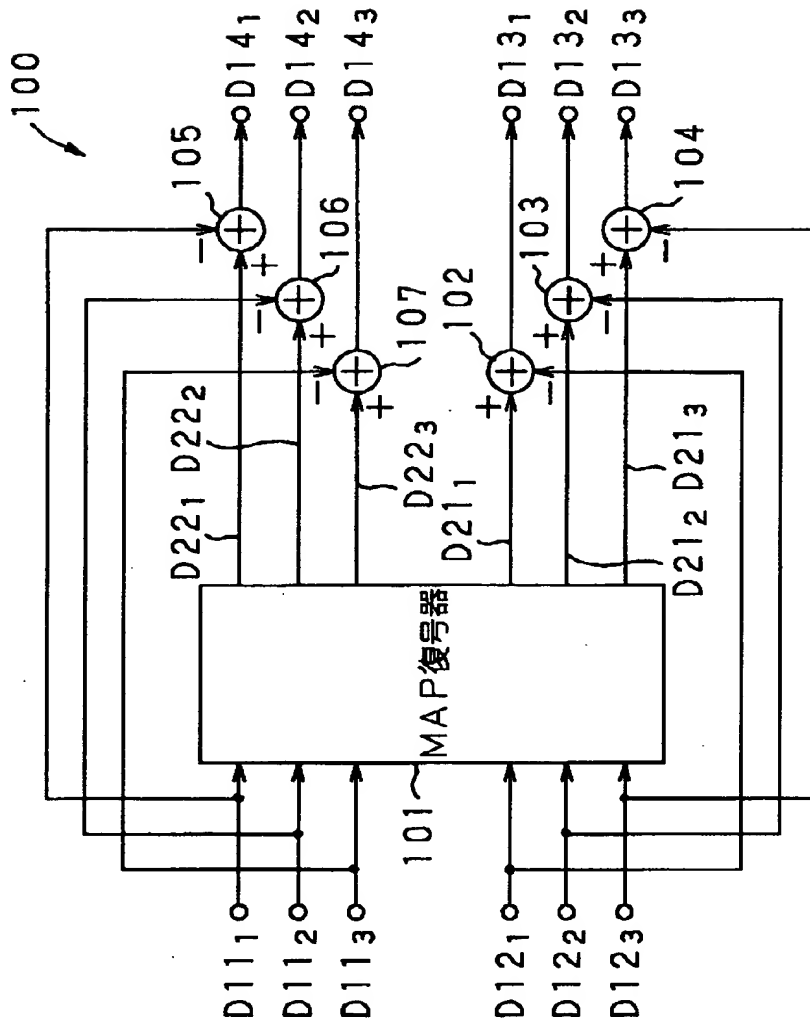
復号装置の構成ブロック図

【図 9】



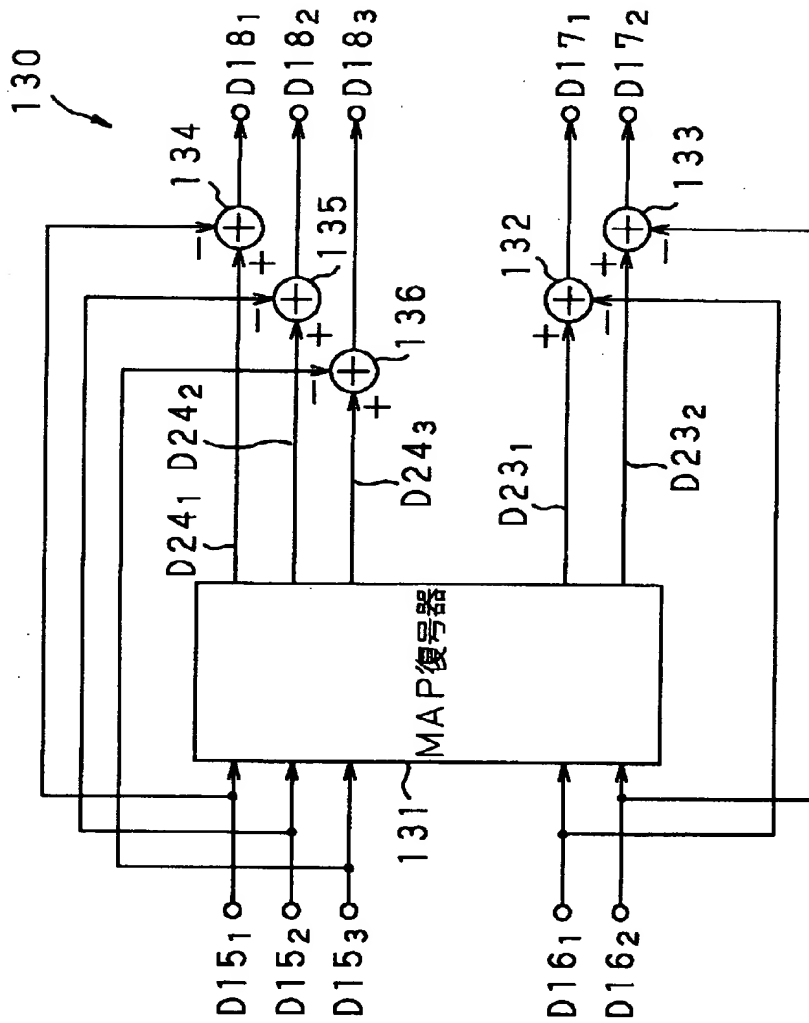
軟出力復号回路の構成ブロック図

【図10】



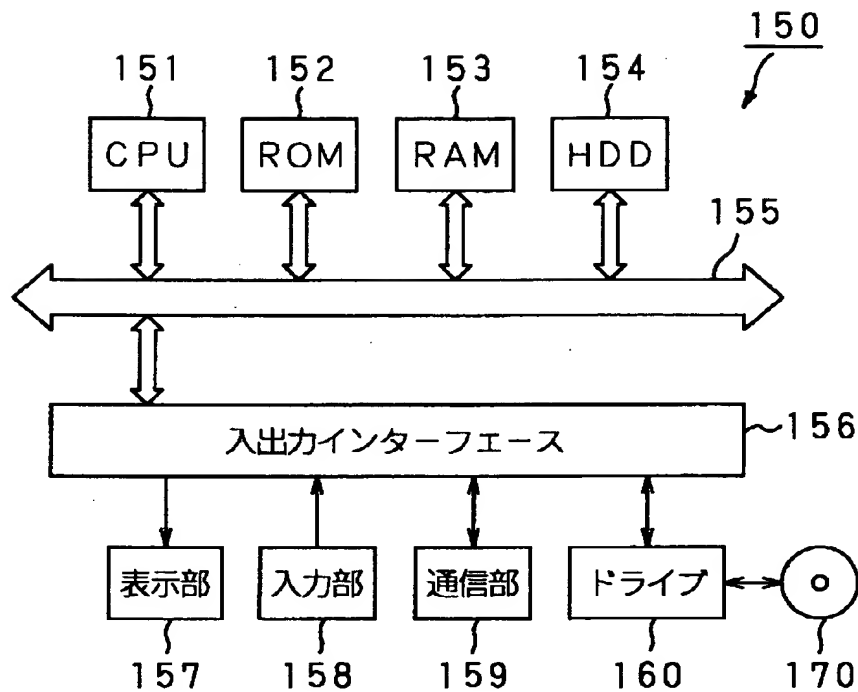
軟出力復号回路の構成ブロック図

【図 11】



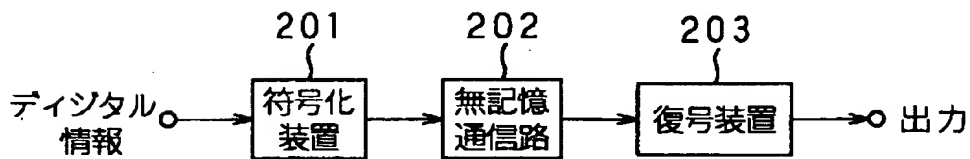
軟出力復号回路の構成ブロック図

【図 12】



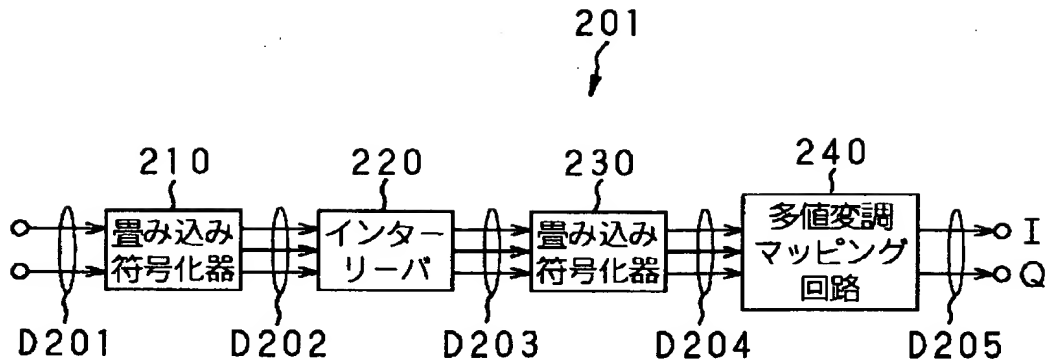
コンピュータ装置の構成ブロック図

【図 13】



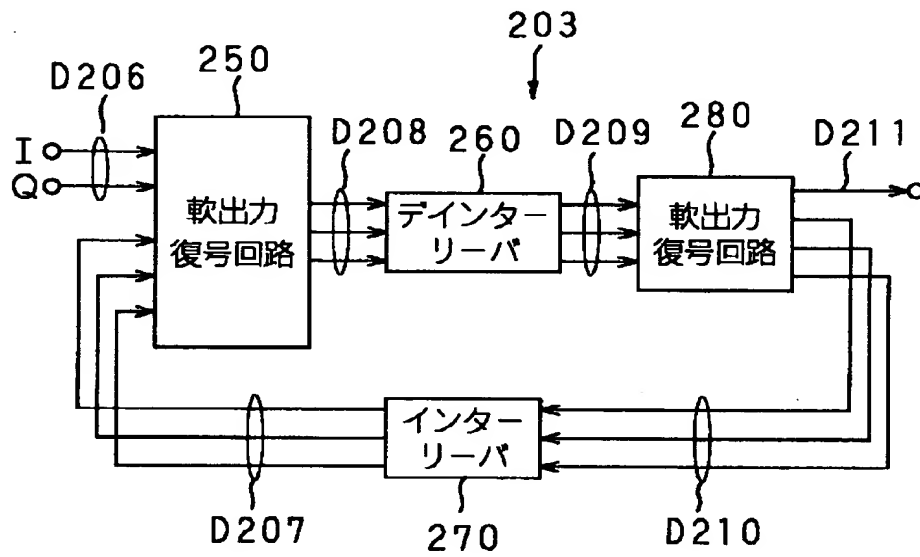
通信モデルの構成ブロック図

【図 1 4】



符号化装置の構成ブロック図

【図 1 5】



復号装置の構成ブロック図



【書類名】 要約書

【要約】

【課題】 高い符号化率の下に縦列連接符号化変調方式による誤り訂正符号化及び復号を高性能に行う。

【解決手段】 符号化装置 1 は、畳み込み演算を行う 3 つの畳み込み符号化器 1 0, 3 0, 5 0 と、入力したデータの順序を並べ替える 2 つのインターリーバ 2 0, 4 0 と、所定の変調方式に基づいて信号点のマッピングを行う多値変調マッピング回路 6 0 とを備える。符号化装置 1 は、畳み込み符号化器 1 0 により外符号の符号化として符号化率が“ $2/3$ ”の畳み込み演算を行い、畳み込み符号化器 3 0 により中符号の符号化として符号化率が“1”の畳み込み演算を行い、畳み込み符号化器 5 0 により内符号の符号化として符号化率が“1”の畳み込み演算を行い、多値変調マッピング回路 6 0 により 8 P S K 変調方式の伝送シンボルにマッピングして 1 つの符号化伝送シンボルとして出力する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都品川区北品川6丁目7番35号  
氏 名 ソニー株式会社